

Livello dei componenti fisici (elettronici)

(Prima parte)

Eugenio G. Omodeo



UNIVERSITÀ
DEGLI STUDI DI TRIESTE

Dip. Matematica e Geoscienze — DMI



UNIVERSITÀ
DEGLI STUDI DI TRIESTE

Trieste, 08/10/2015



WIKIPEDIA

L'enciclopedia libera

[Pagina principale](#)

[Ultime modifiche](#)

[Una voce a caso](#)

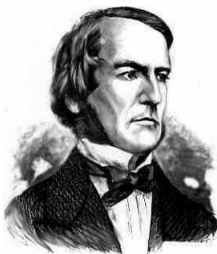
[Vetrina](#)

[Aiuto](#)

Porta logica

Da Wikipedia, l'enciclopedia libera.

In **elettronica digitale** e **informatica**, una **porta logica** è un **circuito digitale** in grado di **implementare** (cioè di realizzare, simulandone la "logica matematica" mediante opportuni controlli su segnali elettrici) una particolare operazione logica di una o più **variabili booleane**.



(George Boole, 1815 – 1864)



UNIVERSITÀ
DEGLI STUDI DI TRIESTE

OPERAZIONI DELLA LOGICA PROPOSIZIONALE

		0	1	2	3	4	5	6	7	8	9	10	11	12	13	14	15
'	"	f	&	>	'	<	"	+	∨	↓	↔	¬"	←	¬'	→		∨
		f	f	f	f	f	f	f	f	v	v	v	v	v	v	v	v
f	f	f	f	f	f	f	f	f	f	v	v	v	v	v	v	v	v
f	v	f	f	f	f	v	v	v	v	f	f	f	f	v	v	v	v
v	f	f	f	v	v	f	f	v	v	f	f	v	v	f	f	v	v
v	v	f	v	f	v	f	v	f	v	f	v	f	v	f	v	f	v

Intuitivamente parlando, **f** e **v** stanno per falso e vero.



UNIVERSITÀ
DEGLI STUDI DI TRIESTE

OPERAZIONI DELLA LOGICA PROPOSIZIONALE

		0	1	2	3	4	5	6	7	8	9	10	11	12	13	14	15
/	"	f	&	>	'	<	"	+	∨	↓	↔	¬"	←	¬'	→		∨
		f	f	f	f	f	f	f	f	v	v	v	v	v	v	v	v
f	f	f	f	f	f	f	f	f	f	v	v	v	v	v	v	v	v
f	v	f	f	f	f	v	v	v	v	f	f	f	f	v	v	v	v
v	f	f	f	v	v	f	f	v	v	f	f	v	v	f	f	v	v
v	v	f	v	f	v	f	v	f	v	f	v	f	v	f	v	f	v

zOOMando entro
questa tavola, tro-
viamo che:

¬	
0	1
1	0



OPERAZIONI DELLA LOGICA PROPOSIZIONALE

		0	1	2	3	4	5	6	7	8	9	10	11	12	13	14	15
/	"	f	&	>	'	<	"	+	∨	↓	↔	¬"	←	¬'	→		∨
f	f	f	f	f	f	f	f	f	f	v	v	v	v	v	v	v	v
f	v	f	f	f	f	v	v	v	v	f	f	f	f	v	v	v	v
v	f	f	f	v	v	f	f	v	v	f	f	v	v	f	f	v	v
v	v	f	v	f	v	f	v	f	v	f	v	f	v	f	v	f	v

zOOMando entro
questa tavola, tro-
viamo che:

		&		
¬		0	0	0
0	1	0	1	0
1	0	1	0	0
		1	1	1



OPERAZIONI DELLA LOGICA PROPOSIZIONALE

		0	1	2	3	4	5	6	7	8	9	10	11	12	13	14	15
/	"	f	&	>	'	<	"	+	∨	↓	↔	¬"	←	¬'	→		∨
f	f	f	f	f	f	f	f	f	f	v	v	v	v	v	v	v	v
f	v	f	f	f	f	v	v	v	v	f	f	f	f	v	v	v	v
v	f	f	f	v	v	f	f	v	v	f	f	v	v	f	f	v	v
v	v	f	v	f	v	f	v	f	v	f	v	f	v	f	v	f	v

zOOMando entro
questa tavola, tro-
viamo che:

&			∨		
¬					
0	1		0	0	0
1	0		0	1	1
			1	0	1
			1	1	1



OPERAZIONI DELLA LOGICA PROPOSIZIONALE

		0	1	2	3	4	5	6	7	8	9	10	11	12	13	14	15
/	"	f	&	>	'	<	"	+	∨	↓	↔	¬"	←	¬'	→		∨
f	f	f	f	f	f	f	f	f	f	v	v	v	v	v	v	v	v
f	v	f	f	f	f	v	v	v	v	f	f	f	f	v	v	v	v
v	f	f	f	v	v	f	f	v	v	f	f	v	v	f	f	v	v
v	v	f	v	f	v	f	v	f	v	f	v	f	v	f	v	f	v

zOOMando entro
questa tavola, tro-
viamo che:

¬	
0	1
1	0

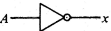
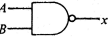
&		
0	0	0
0	1	0
1	0	0
1	1	1

∨		
0	0	0
0	1	1
1	0	1
1	1	1

→		
0	0	1
0	1	1
1	0	0
1	1	1



PORTE LOGICHE

Name	Graphic Symbol	Algebraic Function	Truth Table															
AND		$x = A \cdot B$ or $x = AB$	<table><tr><th>A</th><th>B</th><th>x</th></tr><tr><td>0</td><td>0</td><td>0</td></tr><tr><td>0</td><td>1</td><td>0</td></tr><tr><td>1</td><td>0</td><td>0</td></tr><tr><td>1</td><td>1</td><td>1</td></tr></table>	A	B	x	0	0	0	0	1	0	1	0	0	1	1	1
A	B	x																
0	0	0																
0	1	0																
1	0	0																
1	1	1																
OR		$x = A + B$	<table><tr><th>A</th><th>B</th><th>x</th></tr><tr><td>0</td><td>0</td><td>0</td></tr><tr><td>0</td><td>1</td><td>1</td></tr><tr><td>1</td><td>0</td><td>1</td></tr><tr><td>1</td><td>1</td><td>1</td></tr></table>	A	B	x	0	0	0	0	1	1	1	0	1	1	1	1
A	B	x																
0	0	0																
0	1	1																
1	0	1																
1	1	1																
inverter		$x = A'$	<table><tr><th>A</th><th>x</th></tr><tr><td>0</td><td>1</td></tr><tr><td>1</td><td>0</td></tr></table>	A	x	0	1	1	0									
A	x																	
0	1																	
1	0																	
buffer		$x = A$	<table><tr><th>A</th><th>x</th></tr><tr><td>0</td><td>0</td></tr><tr><td>1</td><td>1</td></tr></table>	A	x	0	0	1	1									
A	x																	
0	0																	
1	1																	
NAND		$x = (AB)'$	<table><tr><th>A</th><th>B</th><th>x</th></tr><tr><td>0</td><td>0</td><td>1</td></tr><tr><td>0</td><td>1</td><td>1</td></tr><tr><td>1</td><td>0</td><td>1</td></tr><tr><td>1</td><td>1</td><td>0</td></tr></table>	A	B	x	0	0	1	0	1	1	1	0	1	1	1	0
A	B	x																
0	0	1																
0	1	1																
1	0	1																
1	1	0																



PORTE LOGICHE

Name	Graphic Symbol	Algebraic Function	Truth Table															
NOR		$x = (A + B)'$	<table><tr><th>A</th><th>B</th><th>x</th></tr><tr><td>0</td><td>0</td><td>1</td></tr><tr><td>0</td><td>1</td><td>0</td></tr><tr><td>1</td><td>0</td><td>0</td></tr><tr><td>1</td><td>1</td><td>0</td></tr></table>	A	B	x	0	0	1	0	1	0	1	0	0	1	1	0
A	B	x																
0	0	1																
0	1	0																
1	0	0																
1	1	0																
exclusive-OR (XOR)		$x = A \oplus B$ or $x = A'B + AB'$	<table><tr><th>A</th><th>B</th><th>x</th></tr><tr><td>0</td><td>0</td><td>0</td></tr><tr><td>0</td><td>1</td><td>1</td></tr><tr><td>1</td><td>0</td><td>1</td></tr><tr><td>1</td><td>1</td><td>0</td></tr></table>	A	B	x	0	0	0	0	1	1	1	0	1	1	1	0
A	B	x																
0	0	0																
0	1	1																
1	0	1																
1	1	0																
exclusive-NOR or equivalence		$x = A \odot B$ or $x = A'B' + AB$	<table><tr><th>A</th><th>B</th><th>x</th></tr><tr><td>0</td><td>0</td><td>1</td></tr><tr><td>0</td><td>1</td><td>0</td></tr><tr><td>1</td><td>0</td><td>0</td></tr><tr><td>1</td><td>1</td><td>1</td></tr></table>	A	B	x	0	0	1	0	1	0	1	0	0	1	1	1
A	B	x																
0	0	1																
0	1	0																
1	0	0																
1	1	1																



Teorema

Qualsiasi tabella di verità ad n operandi (ve ne sono, in tutto, 2^{2^n}) può venir espressa combinando opportunamente n variabili a valori **v** / **f** tramite le operazioni logiche.



A titolo di esempio, esprimiamo in **forma normale congiuntiva** una celebre funzione booleana, la **Implicazione 'a tre vie'**

seAlloraAltrim			
0	0	0	0
0	0	1	1
0	1	0	0
0	1	1	1
1	0	0	0
1	0	1	0
1	1	0	1
1	1	1	1

Prendendo le righe a risultato **0**, leggiamo direttamente:

$$(A \vee B \vee C) \& (A \vee \neg B \vee C) \& (\neg A \vee B \vee C) \& (\neg A \vee B \vee \neg C)$$

Fra le altre, ecco una codifica ben più sbrigativa:

$$(\neg A \vee B) \& (A \vee C)$$

Piú facile da seguire, la costruzione di una SOP

(= *Sum Of Products*)



		AB				
		00	01	11	10	
CD	00	0	4	12	8	ABCD 0000 - 0
	01	1	5	13	9	0001 - 1
	11	3	7	15	11	0010 - 2
	10	2	6	14	10	0011 - 3
						0100 - 4
						0101 - 5
						0110 - 6
						0111 - 7

Il criterio adottato nella numerazione (in base 2) di righe e colonne è che quando ci si sposta a una casella adiacente¹,
in orizzontale o in verticale ,
solo un bit deve cambiare ($0 \rightsquigarrow 1$ o viceversa)

¹**N.B.: Si tratta di “mappamondi” !** (per un “mondo toroidale”)

Prima e ultima riga vanno considerate adiacenti
e così pure la prima colonna e l'ultima.



MAPPE DI KARNAUGH

Per rappresentare graficamente una funzione booleana Φ si usa talvolta, invece della sua tavola di verità, la cosiddetta **mappa di Karnaugh** di Φ . Tale mappa viene prodotta scegliendo dapprima, in base al numero n di operandi di Φ , uno dei seguenti schemi di riferimento:

0

p

0	1
0	1

p \ q	0	1
0	0	1
1	2	3

p \ q r	00	01	11	10
0	0	1	3	2
1	4	5	7	6

s p \ q r	00	01	11	10
00	0	1	3	2
01	4	5	7	6
11	12	13	15	14
10	8	9	11	10



UNIVERSITÀ



MAPPE DI KARNAUGH

Per rappresentare graficamente una funzione booleana Φ si usa talvolta, invece della sua tavola di verità, la cosiddetta **mappa di Karnaugh** di Φ . Tale mappa viene prodotta scegliendo dapprima, in base al numero n di operandi di Φ , uno dei seguenti schemi di riferimento:

0

p

0	1
0	1

p \ q	0	1
0	0	1
1	2	3

p \ q r	00	01	11	10
0	0	1	3	2
1	4	5	7	6

Questi fungono per così dire da “assi Cartesiani in uno spazio a n dimensioni” ($n = 0, 1, 2, 3, 4$).



MAPPE DI KARNAUGH

Per rappresentare graficamente una funzione booleana Φ si usa talvolta, invece della sua tavola di verità, la cosiddetta **mappa di Karnaugh** di Φ . Tale mappa viene prodotta scegliendo dapprima, in base al numero n di operandi di Φ , uno dei seguenti schemi di riferimento:

0

p

0	1
0	1

p \ q	0	1
0	0	1
1	2	3

p \ q r	00	01	11	10
0	0	1	3	2
1	4	5	7	6

Occorre quindi marcare le caselle che corrispondono alle n -uple di operandi mandate in ∇ da Φ .



ESEMPIO

$p q \backslash r s$	00	01	11	10
00	?	✓	✓	✓
01	✓	✓	✓	✓
11		?		
10		✓	?	



ESEMPIO

$p\ q \backslash r\ s$	00	01	11	10
00	?	✓	✓	✓
01	✓	✓	✓	✓
11		?		
10		✓	?	

Da questa mappa risalta un enunciato che descrive la Φ :

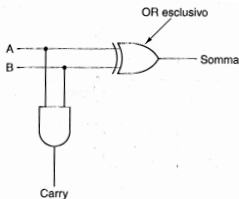
$$\neg p \vee (s \ \& \ \neg r) \vee (\neg q \ \& \ s)$$



Disegno, minimizzazione,
generazione automatica di
circuiti combinatori

A	B	Somma	Carry
0	0	0	0
0	1	1	0
1	0	1	0
1	1	0	1

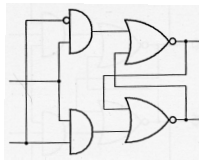
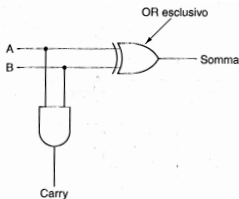
a)



Disegno, minimizzazione,
generazione automatica di
circuiti combinatori²

A	B	Somma	Carry
0	0	0	0
0	1	1	0
1	0	1	0
1	1	0	1

a)

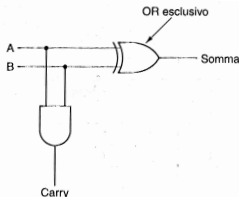


²Per i circuiti sequenziali, serve di più...

Disegno, minimizzazione,
generazione automatica di
circuiti combinatori

A	B	Somma	Carry
0	0	0	0
0	1	1	0
1	0	1	0
1	1	0	1

a)



The Nobel Prize in Physics 1956
William B. Shockley, John Bardeen, Walter H. Brattain

Share this: [Facebook](#) [Twitter](#) [LinkedIn](#) [Reddit](#) [StumbleUpon](#)

The Nobel Prize in Physics 1956



William Bradford Shockley
Price share: 1/3



John Bardeen
Price share: 1/3



Walter Houser Brattain
Price share: 1/3

The Nobel Prize in Physics 1956 was awarded jointly to William Bradford Shockley, John Bardeen and Walter Houser Brattain "for their researches on semiconductors and their discovery of the transistor effect".

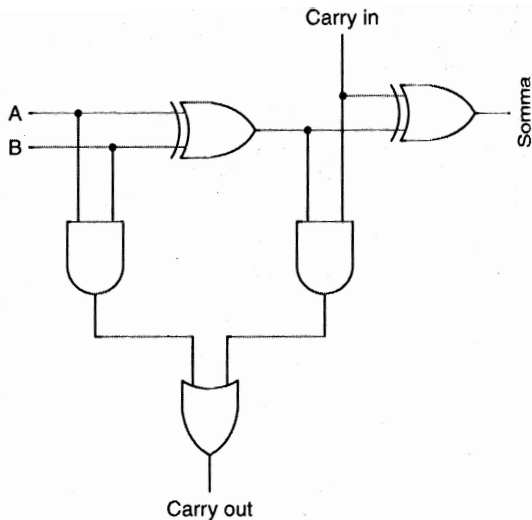
Photos Copyright © The Nobel Foundation.



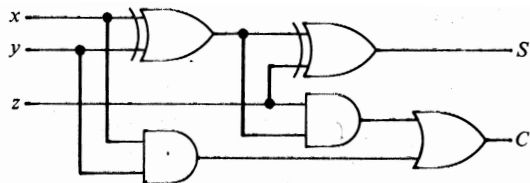
UNIVERSITÀ
DEGLI STUDI DI TRIESTE

Esempio (addizionale di bit con riporto)

A	B	Carry in	Somma	Carry out
0	0	0	0	0
0	0	1	1	0
0	1	0	1	0
0	1	1	0	1
1	0	0	1	0
1	0	1	0	1
1	1	0	0	1
1	1	1	1	1



Esempio (addizionale di bit con riporto)



(a) Logic diagram



(b) Block diagram

Fig. 1-19 Full-adder circuit.

(È solo disegnato diversamente!)



Esempio (addizionale di 4 bit con riporto)

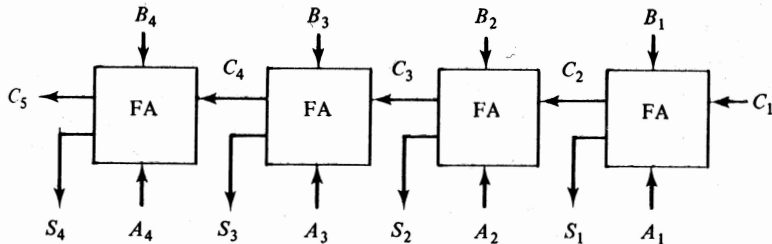


Fig. 4-8 Four-bit full-adders.



Flip-flop D (data) [\[modifica \]](#) [modifica wikitesto \]](#)

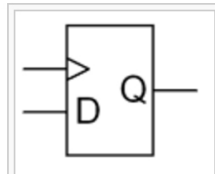
Ha un ingresso per il dato, un ingresso di sincronizzazione (**clock**) e un'uscita. In corrispondenza del comando di **clock**, trasferisce l'ingresso in uscita e ve lo mantiene fin quando non cambia il suddetto ingresso.

Equazione caratteristica: $Q^+ = D$

Applicazioni: per le sue caratteristiche è il componente base delle memorie (veloci) e **registri** (normali, a scorrimento, ad anello).

Tabella di verità:

D	Q+	Descrizione
0	0	reset
1	1	set



Simbolo circuitale  (ISO) per flip-flop di tipo D, dove > è l'ingresso del clock, D è l'ingresso del dato e Q è l'uscita del dato memorizzato.

Otteniamo così il circuito di figura 5. Quando il segnale di clock è zero sia S che R sono zero ed il circuito si trova nella fase di memorizzazione. Quando invece il clock è uguale ad 1 risulta: $S=D$ ed inoltre $R=\overline{D}$; in questo modo ogni variazione dell'ingresso D viene riprodotta in uscita ed il latch è trasparente.

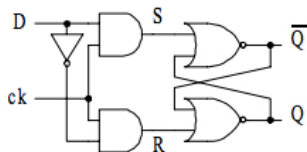


Fig. 5 D latch statico.