

Qualche nota sui processori ARM

E.M.

Complex Instruction Set Computer (CISC)

- Obiettivo: fornire molte istruzioni potenti per per velocizzare le esecuzioni
- Ma le istruzioni potenti sono veramente utili?
- Analisi quantitativa dell'utilizzo delle istruzioni:

Tipo di istruzione	Utilizzo medio [%]
assegnazione	47
If	23
Chiamata a procedura	15
Loop	6
Goto	3
Altro	7

- Le istruzioni 'potenti' vengono utilizzate solo il 7%

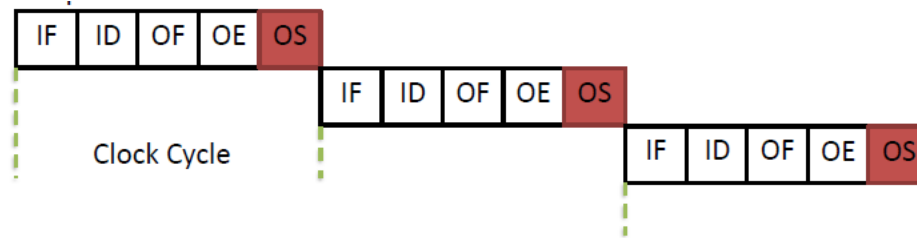
Altri risultati della analisi quantitativa

- Il 41% delle chiamate di procedura non richiede argomenti
- Circa il 40% delle chiamate richiede 1 o 2 argomenti
- Le istruzioni CISC sono usate molto poco
- Idea dei Reduced Instruction Set Computer (RISC):
 - Istruzioni semplici ma veloci
 - Numero ridotto di istruzioni
 - Cpu più semplici e molto spazio libero sul silicio
 - Molti registri interni per velocizzare la comunicazione con la memoria
 - Pipeline per accelerare esecuzione
 - Predizione dei salti

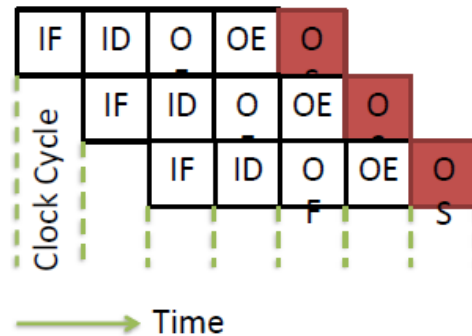
Architettura RISC ('90)

IF – Instruction Fetch
ID – Instruction Decode
OF – Operand Fetch
OE – Operand Execution
OS – Operation Store

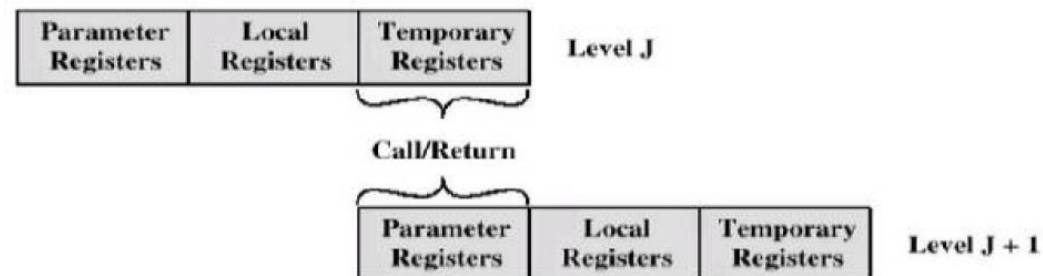
- Esecuzione sequenziale istruzioni



- Esecuzione pipelined istruzioni



- Molte operazioni registro su registro. Esempio: passaggio argomenti



Famiglia ARM, Advanced RISC Machine ('90)

- ARM Ltd (www.arm.com)
- Architettura RISC
- Caratteristiche principali
 - Architettura load/store
 - Mancato supporto ad accessi non allineati alla memoria (supportati dal core v6)
 - [Set di istruzioni](#) ortogonale (stessa lunghezza)
 - Numerosi registri a 16/32 bit
 - [Istruzioni](#) a lunghezza fissa per semplificare la decodifica e l'esecuzione a costo di diminuire la densità del codice
 - Completamento di un'istruzione per ogni ciclo di clock (situazione puramente ideale priva di stalli)
- La ARM Limited non produce processori, ma descrizione modulare dell'hardware con linguaggi di descrizione dell'hardware

ARM cortex

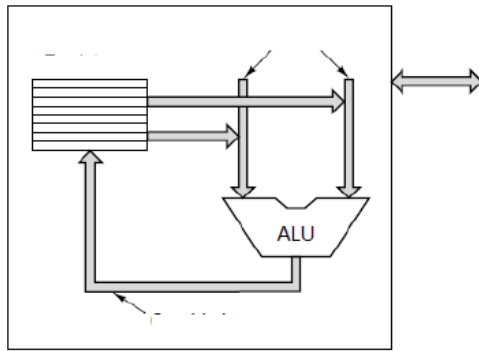
- Linguaggi di descrizione dell'hardware:
 - Verilog
 - VHDL
- Generazione SW della architettura ARM per le prestazioni richieste
- Fonderie di silicio
- ARM cortex: serie di processori RISC (2005)
 - Serie A (cellulari, tablet)
 - Serie R (real-time)
 - Serie M (microcontrollori)

Raspberry Pi, BBB, Orange

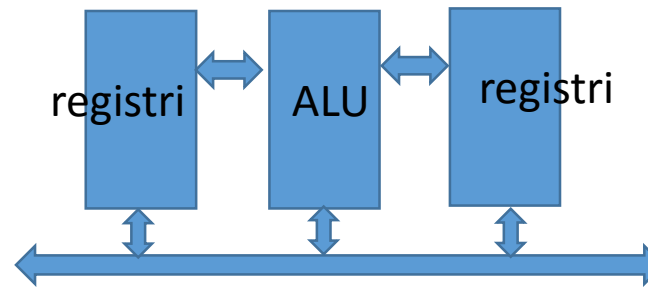
- Raspberry:
 - Rilascio: 2014
 - Processore ARM Cortex single/quad core
 - Clock: 700, 900, 1200 MHz
 - Ram: 256-512-1000 Mbyte
- Beaglebone Black
 - Rilascio 2013
 - Processore dual ARM Cortex
 - Clock: 720, 1500 MHz
 - Ram: 256-2048 MB
- Orange 0, 1, 2
 - Processore: quad core Cortex
 - Ram: 256-512 MB
 - Clock: 600 MHz

Processori Multicore

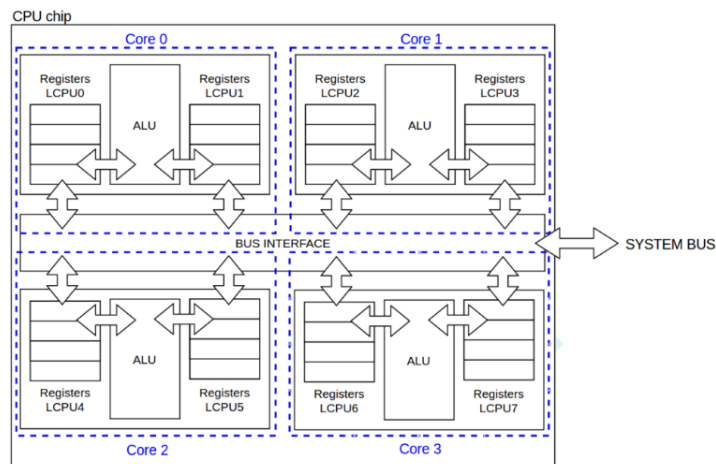
- Schema CPU vista in «Cenni di architetture dei Calcolatori»



Oppure:



- Esempi di CPU Multicore:



Quad-core hyperthreading CPU

