



UNIVERSITÀ
DEGLI STUDI DI TRIESTE



Le memorie non volatili

A.Carini – Elettronica digitale

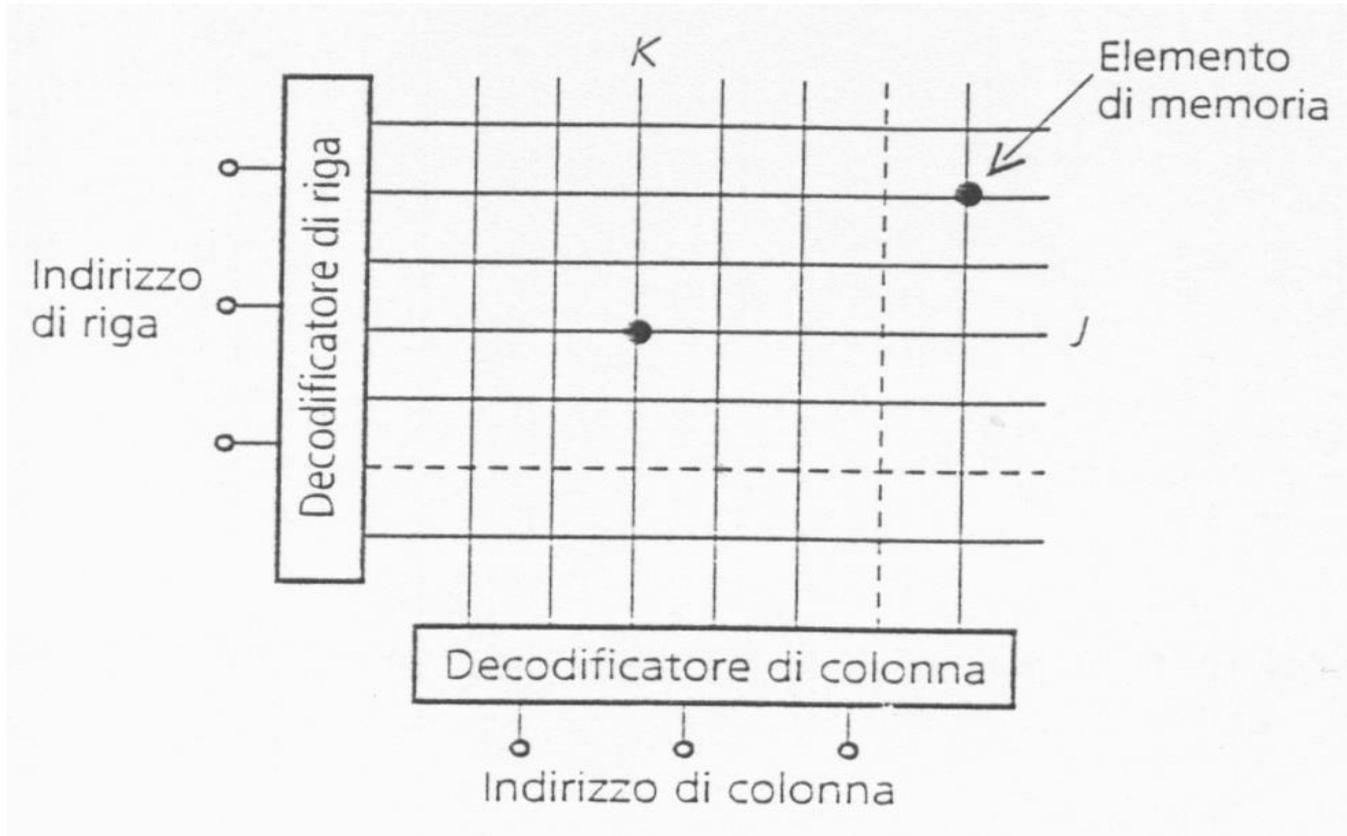
Memorie

- Circuiti che possono contenere un numero elevato di informazioni binarie in maniera organizzata e possono fornirle in uscita mediante una operazione detta di lettura della memoria stessa.
 - Memorie sequenziali
 - Memorie ad accesso casuale

 - Memoria a sola lettura (ROM)
 - Memoria a lettura e scrittura (RWM)

 - Memorie non volatili
 - Memorie volatili

Memorie ad accesso casuale



Classificazione

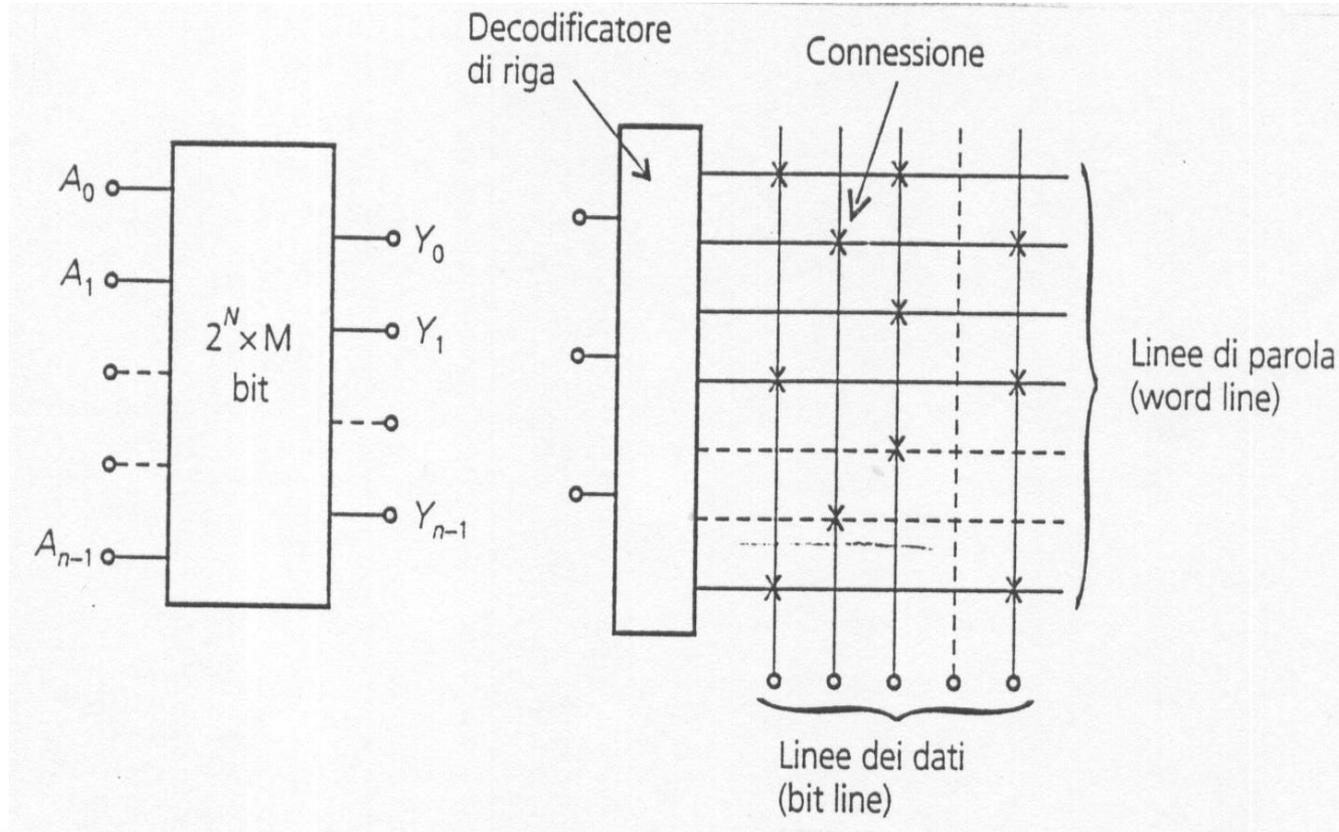
Tabella 14.1 Classificazione delle memorie ad accesso casuale.

<u>Memorie a sola lettura</u> (ROM)	<u>Memorie non volatili</u> (NVRWM)	<u>Memorie a lettura/scrittura</u> (RWM)
ROM	EPROM	SRAM
PROM	EEPROM	DRAM
	FLASH	

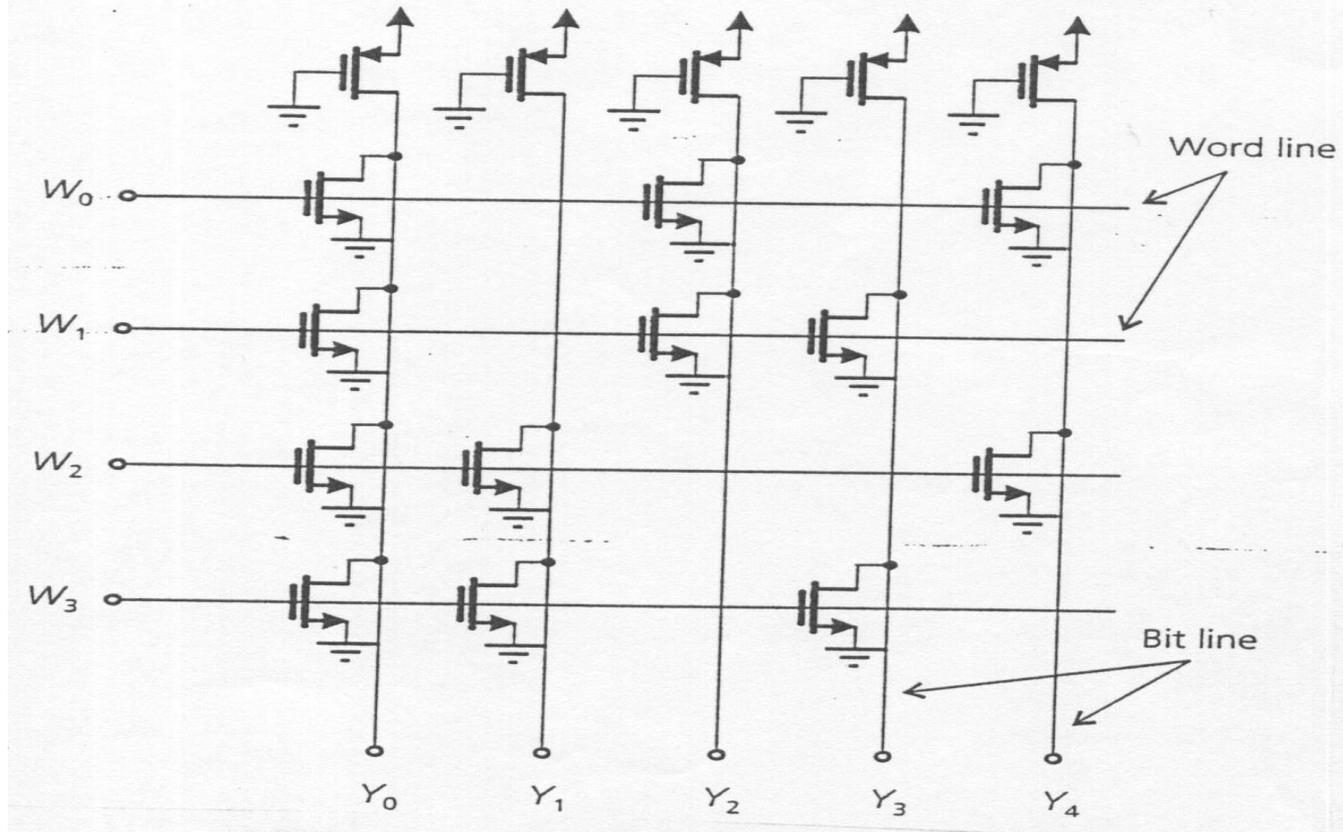
Memorie a sola lettura (ROM)

- Circuiti in cui le informazioni consistono in determinate “parole” immagazzinate nella matrice di circuiti combinatori che costituiscono la memoria stessa, “parole” che possono essere presentate alle uscite in funzione degli indirizzi logici forniti agli ingressi.
- Sono in realtà dei circuiti combinatori.

ROM schema logico



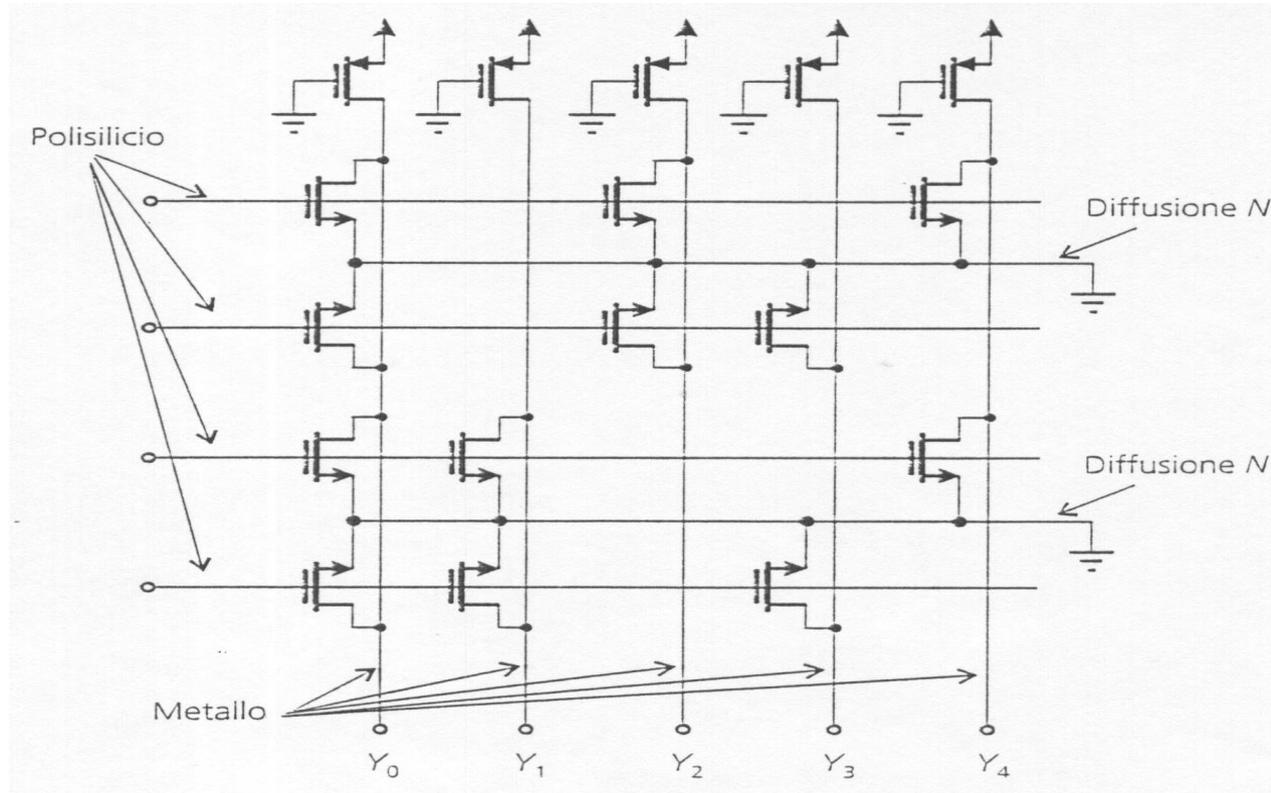
ROM a porte NOR



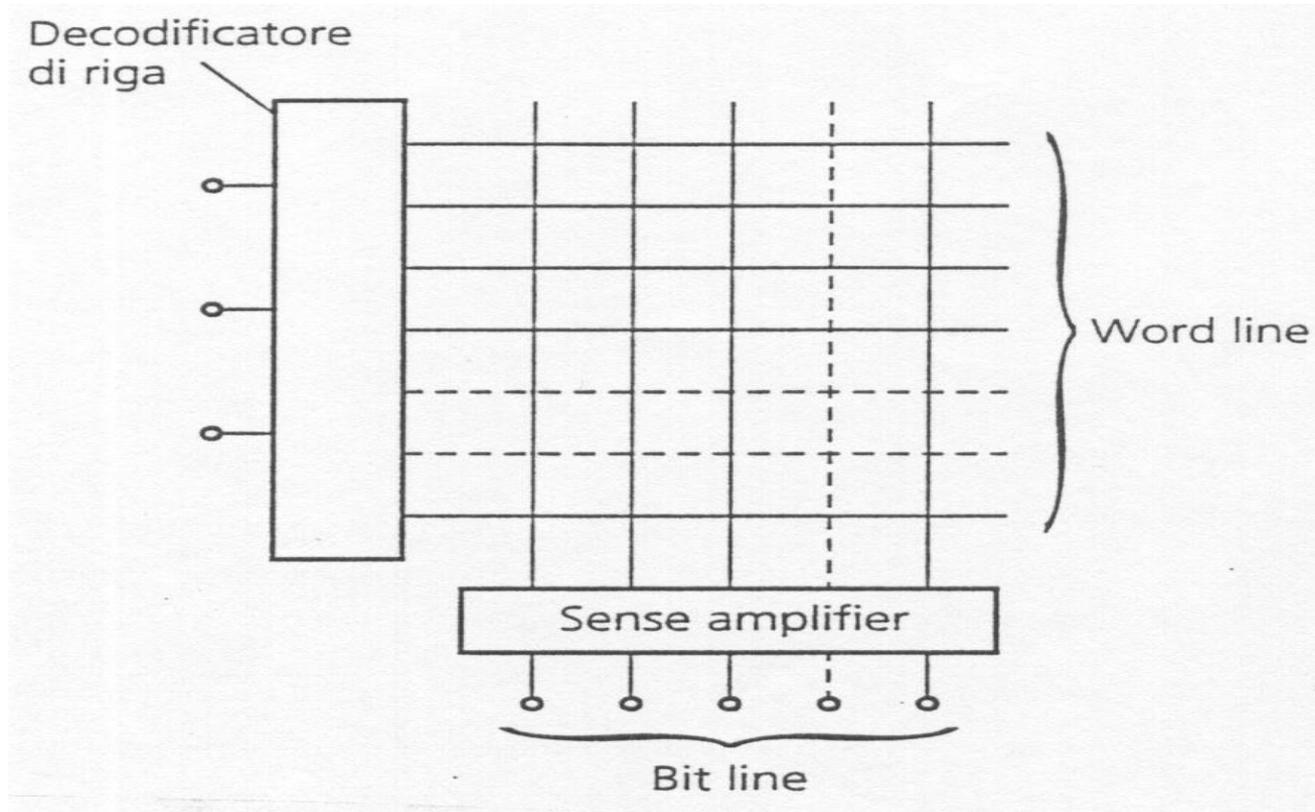
Personalizzazione della ROM

- A livello di realizzazione del tracciato.
- A livello di realizzazione delle contattazioni (masked-rom).
- Mediante fusibili o antifusibili in serie al drain (PROM).

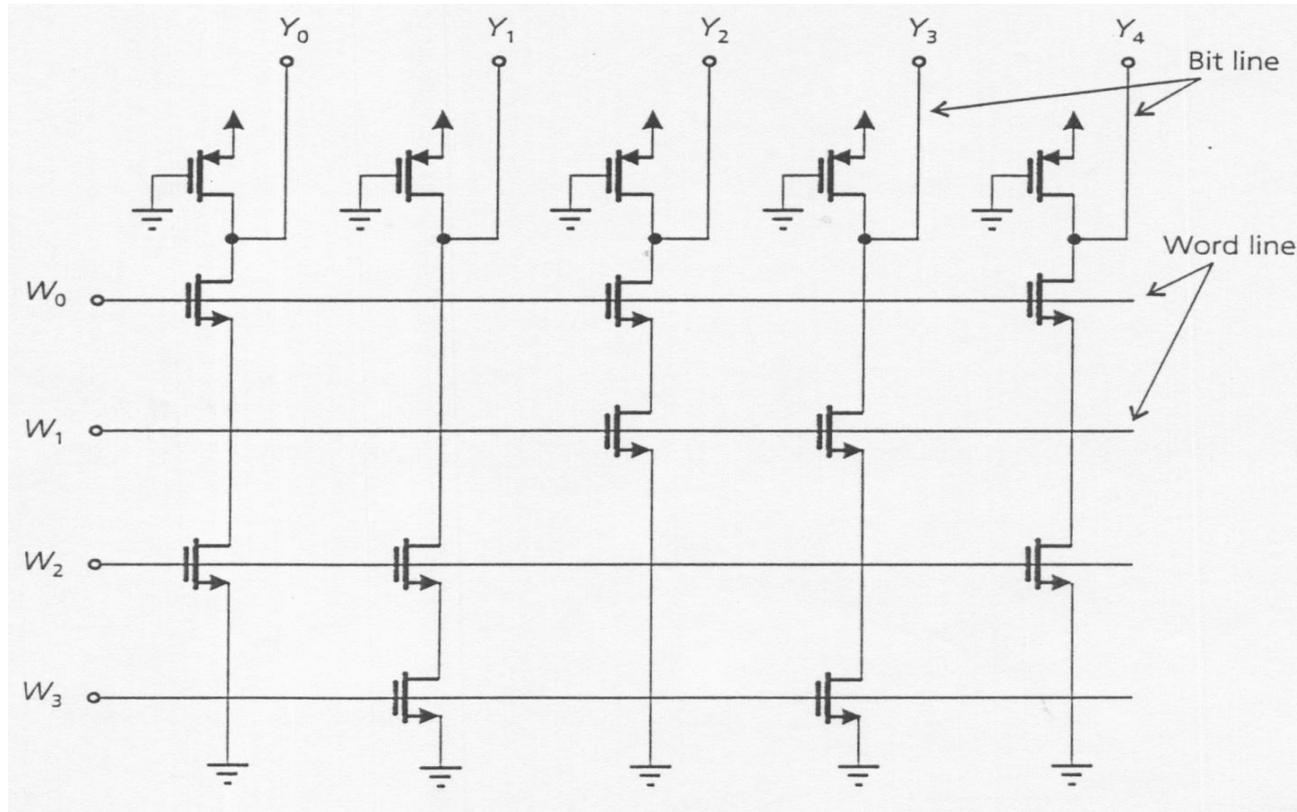
ROM a porte NOR



Sense amplifier



ROM a porte NAND



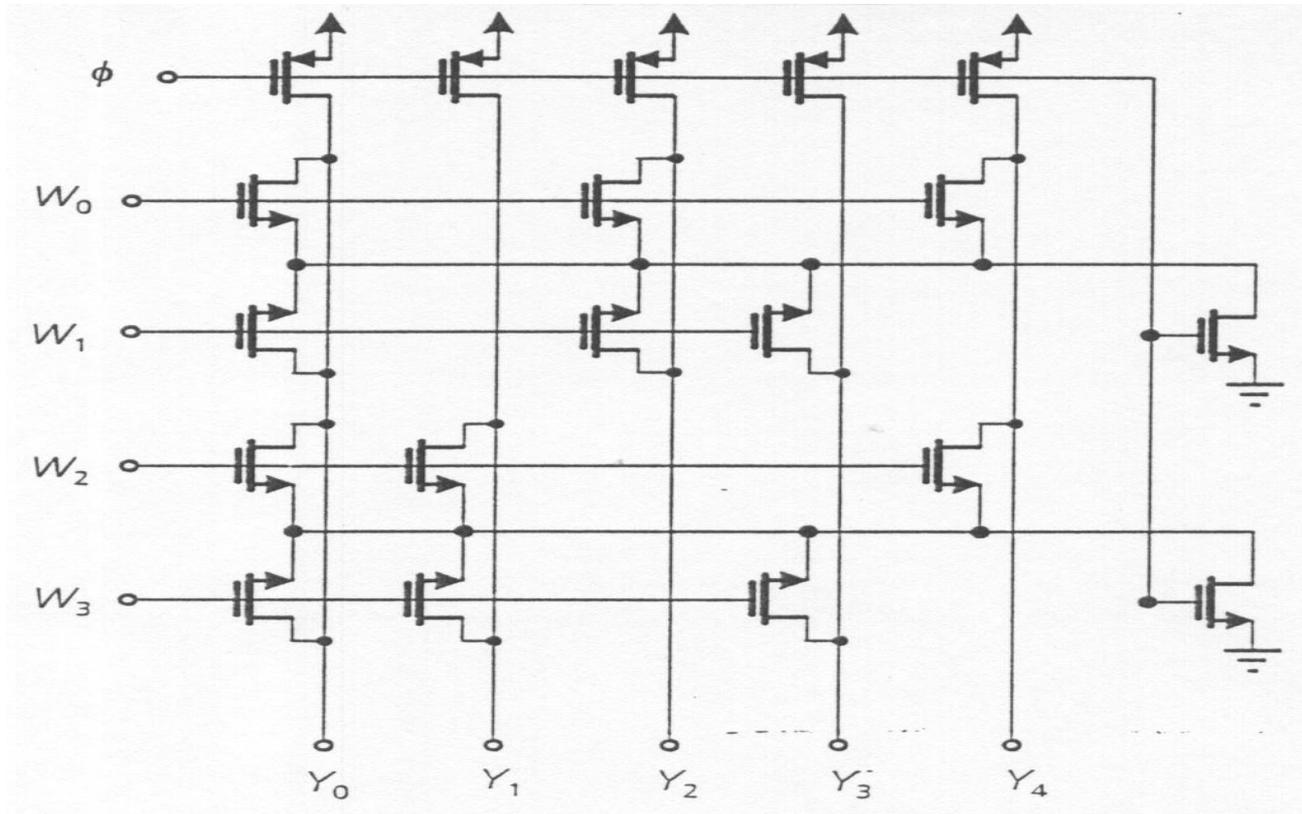
ROM a porte NAND

$$K_R = \frac{K_{N,eq}}{K_P} \cong 2 \quad \text{Con} \quad K_{N,eq} = \frac{K_N}{N}$$

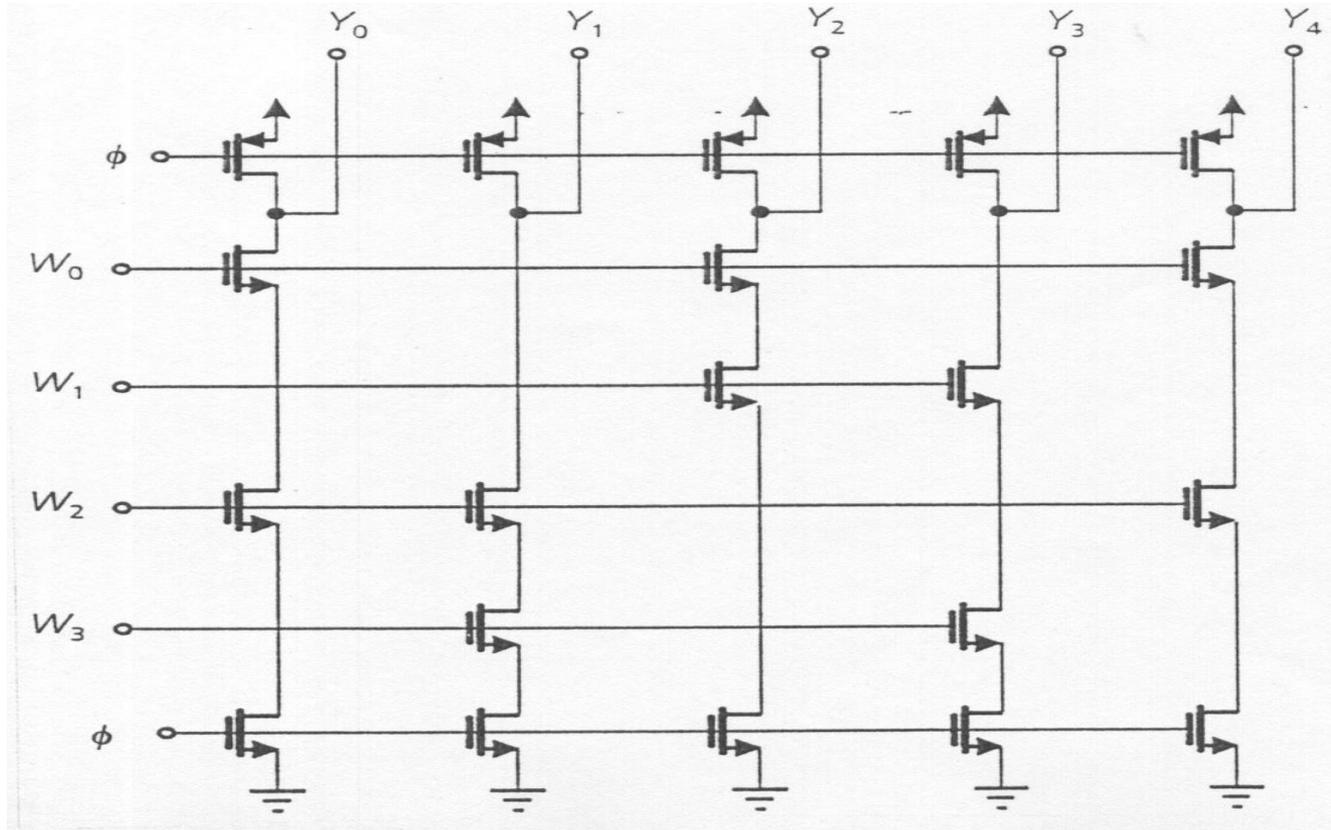
$$K_R = \frac{K_{N,eq}}{K_P} \cong 2 = \frac{2.5 W_{N,\min}}{N L_{N,\min}} \frac{L_P}{W_{P,\min}}$$

$$L_P = \frac{2 N}{2.5} L_{N,\min}$$

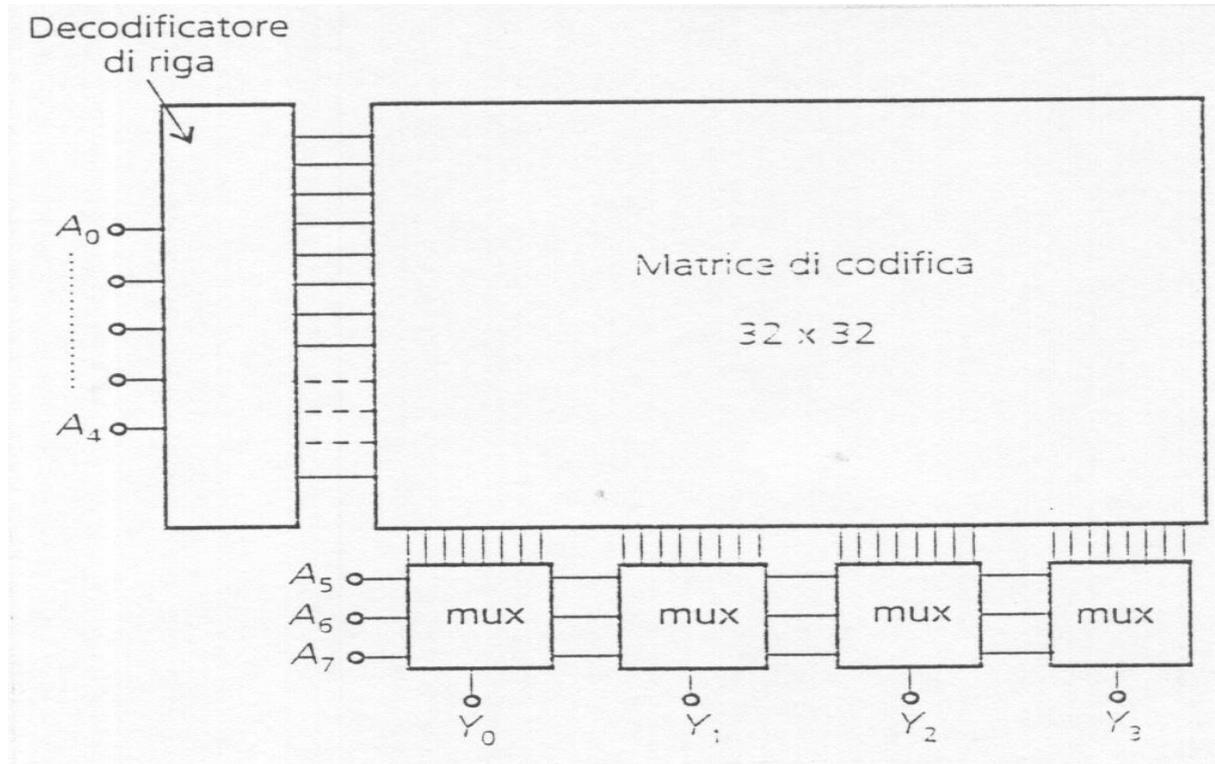
ROM a porte NOR dinamiche



ROM a porte NAND dinamiche



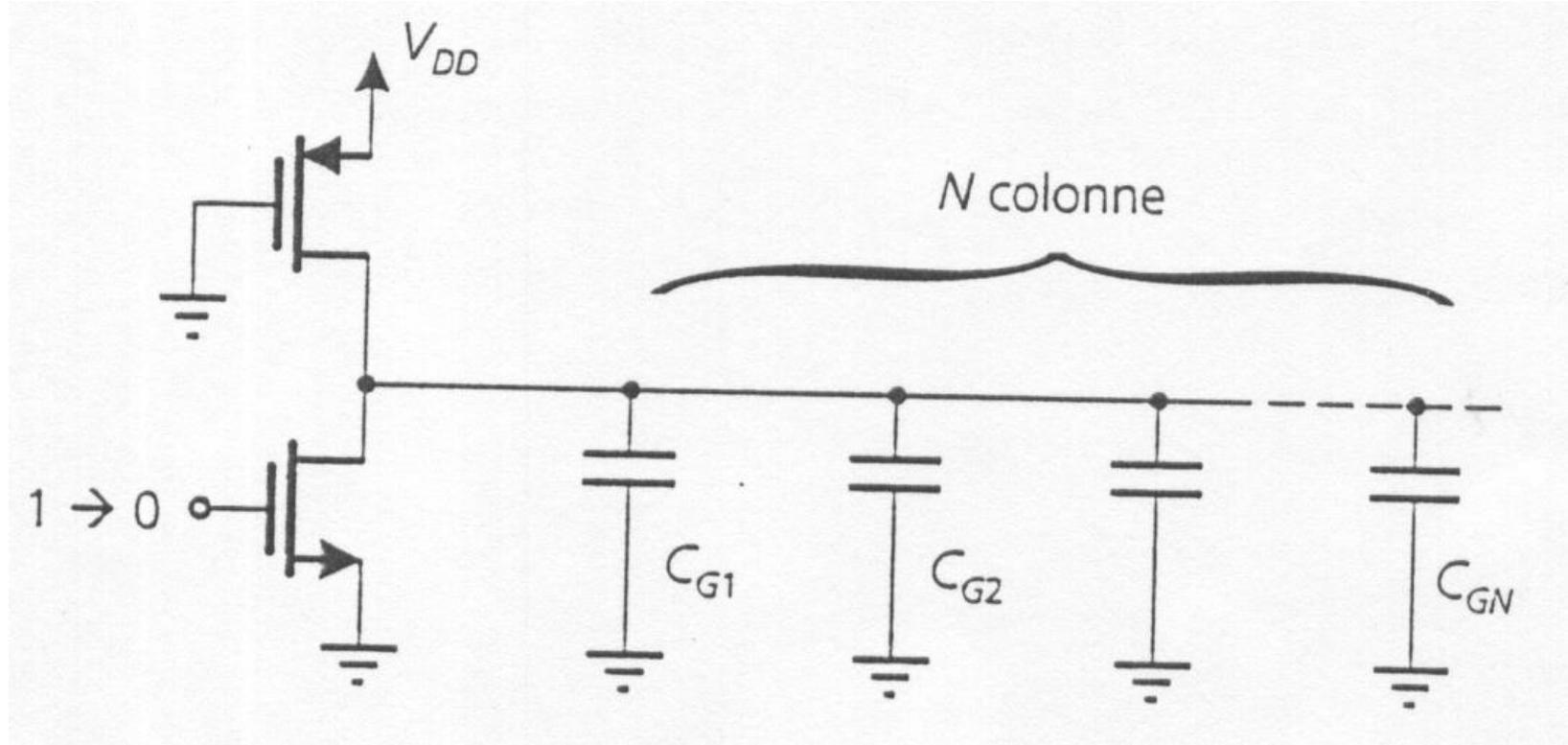
Indirizzamento bidimensionale



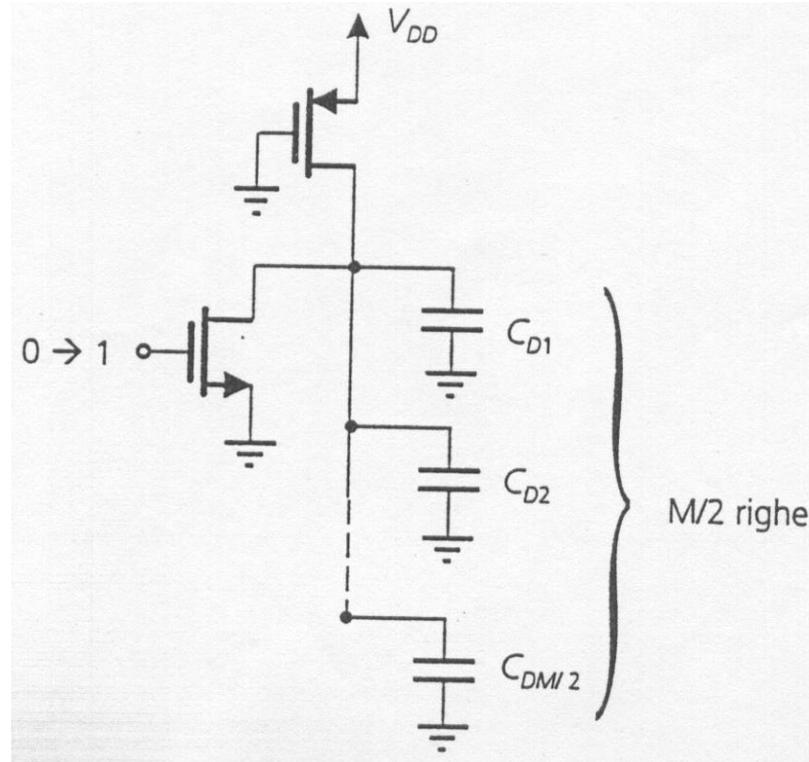
Esempio calcolo tempo di lettura

- ROM da $2^{16}=65536$ bit (64 Kbit) di tipo masked-ROM a porte NOR
- Considereremo due realizzazioni
 - 4096 x 16
 - 256 x 256
- Valuteremo in modo semplificato il tempo di lettura come la somma del tempo necessario per portare una wordline a livello alto e il tempo necessario a portare una bitline allo stato basso
- Assumeremo: $CG=6,7$ fF e $CD=7,5$ fF.

Tempo di transizione T_{LH}



Tempo di transizione T_{HL}



Esempio calcolo tempo di lettura

$$\left. \frac{W}{L} \right|_P = \left. \frac{W}{L} \right|_N = \frac{3}{1}$$

$$k_P = 20 \frac{\mu A}{V^2}$$

$$k_N = 50 \frac{\mu A}{V^2}$$

$$V_{DD} = 3.3 V$$

$$|V_T| = 1 V$$

$$I_P = 20 \cdot 3 \cdot (V_{DD} - |V_T|)^2 = 318 \mu A$$

$$I_N = 50 \cdot 3 \cdot (V_{DD} - |V_T|)^2 = 795 \mu A$$

Esempio calcolo tempo di lettura

$$t_T \cong C \frac{\Delta V}{I}$$

$$\Delta V = V_{DD} - V_{OL} = 2.3 V$$

$$t_{LH} \cong C_G \frac{\Delta V}{I_P} N = \frac{6.7 \cdot 2.3}{318} N \text{ ns}$$

$$t_{HL} \cong C_D \frac{\Delta V}{I_N - I_P} \frac{M}{2} = \frac{7.5 \cdot 2.3}{477} \frac{M}{2} \text{ ns}$$

Esempio calcolo tempo di lettura

- $M = 4096$ e $N = 16$

$$t_{LH} = 1 \text{ ns}$$

$$t_{HL} = 74.1 \text{ ns}$$

$$t_{tot} = 75 \text{ ns}$$

- $M = N = 256$

$$t_{LH} = 12.4 \text{ ns}$$

$$t_{HL} = 4.62 \text{ ns}$$

$$t_{tot} = 17.02 \text{ ns}$$

Valori di N e M ottimi

$$\begin{cases} C = N \cdot M \\ t = t_{LH} + t_{HL} = A N + B M \end{cases}$$



$$N = \sqrt{\frac{B}{A} C}$$

$$M = \sqrt{\frac{A}{B} C}$$

$$A \cong B$$

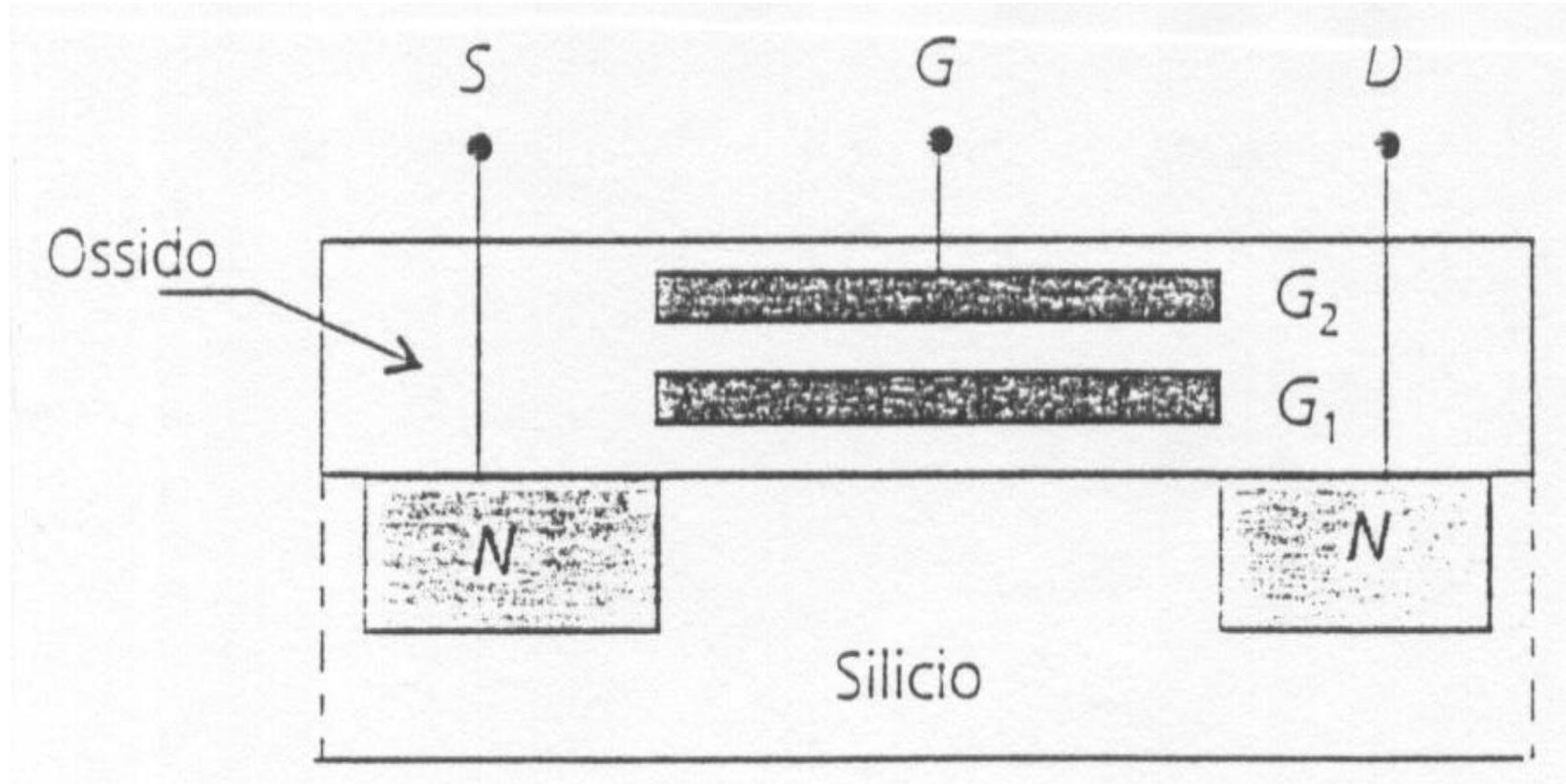


$$M \cong N$$

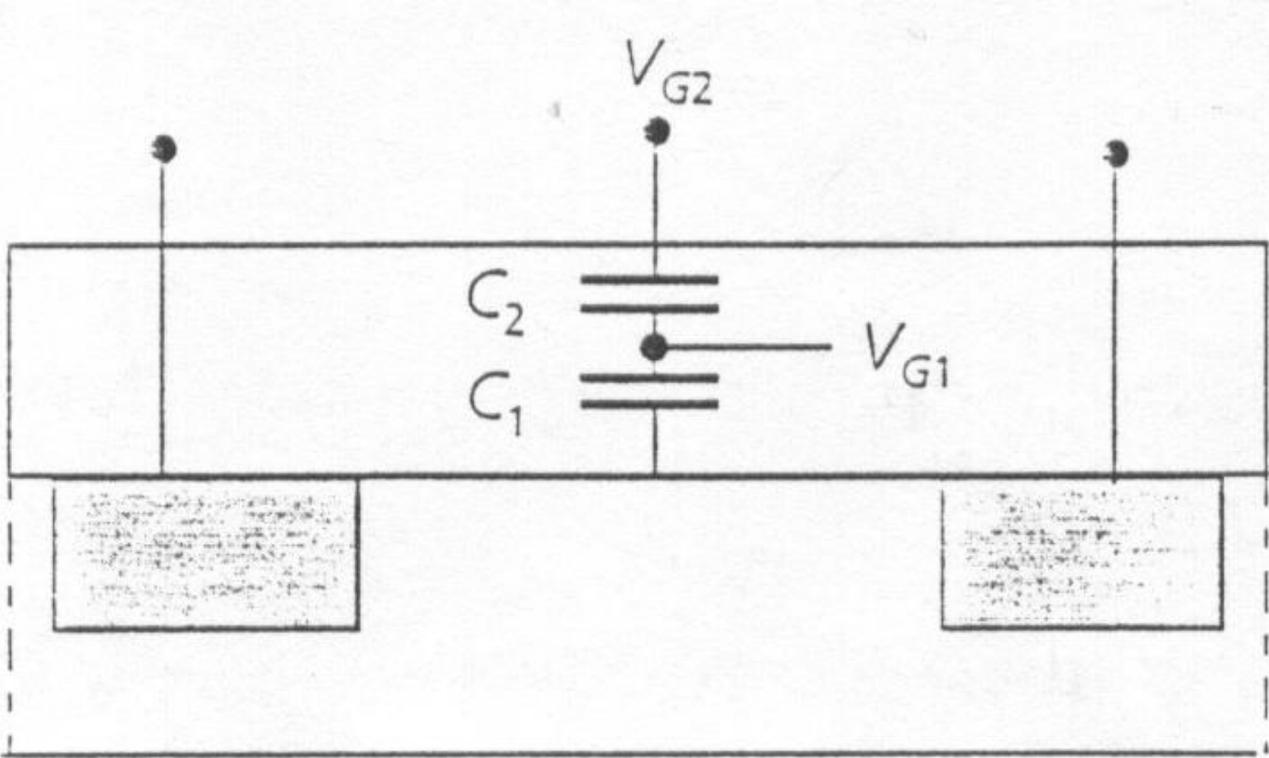
Memorie non volatili

- EPROM (Electrically Programmable ROM)
 - Programmabili elettricamente dall'utente
 - Cancellabili mediante esposizione a radiazione ultravioletta.
- EEPROM (Electrically Erasable and Programmable ROM)
 - Ogni bit può essere programmato e cancellato elettricamente dall'utente
- FLASH
 - L'utente può programmare elettricamente ogni singolo bit della memoria, mentre può cancellarla per via elettrica globalmente (o ad ampi blocchi).

Dispositivo programmabile



Circuito equivalente



Tensioni di soglia

$$Q_{G1} = 0$$



$$V_{G2} = \left(1 + \frac{C_1}{C_2}\right) V_{G1}$$

$$V_T' = \left(1 + \frac{C_1}{C_2}\right) V_T$$

Tensioni di soglia

$$Q_{G1} \neq 0$$

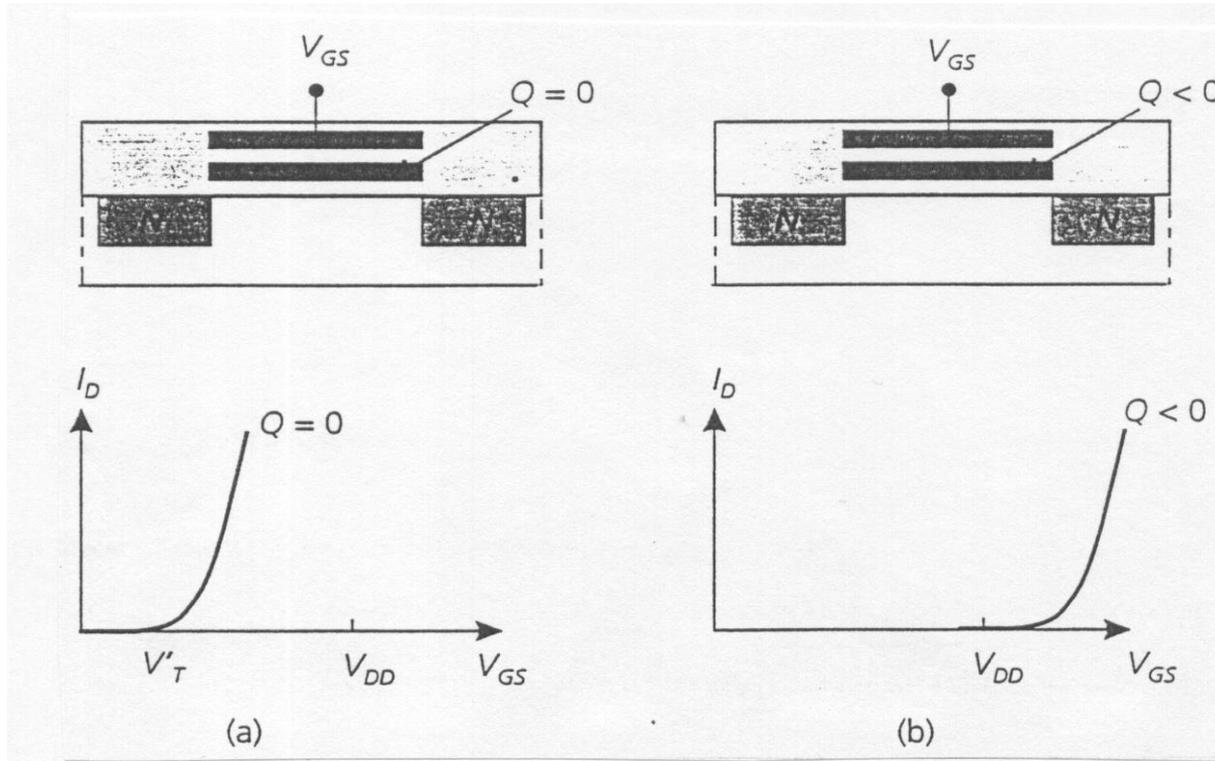


$$C_1 V_{G1} + C_2 (V_{G1} - V_{G2}) = -Q$$

$$V_{G2} = \left(1 + \frac{C_1}{C_2}\right) V_{G1} + \frac{Q}{C_2}$$

$$V_T'' = \left(1 + \frac{C_1}{C_2}\right) V_T + \frac{Q}{C_2}$$

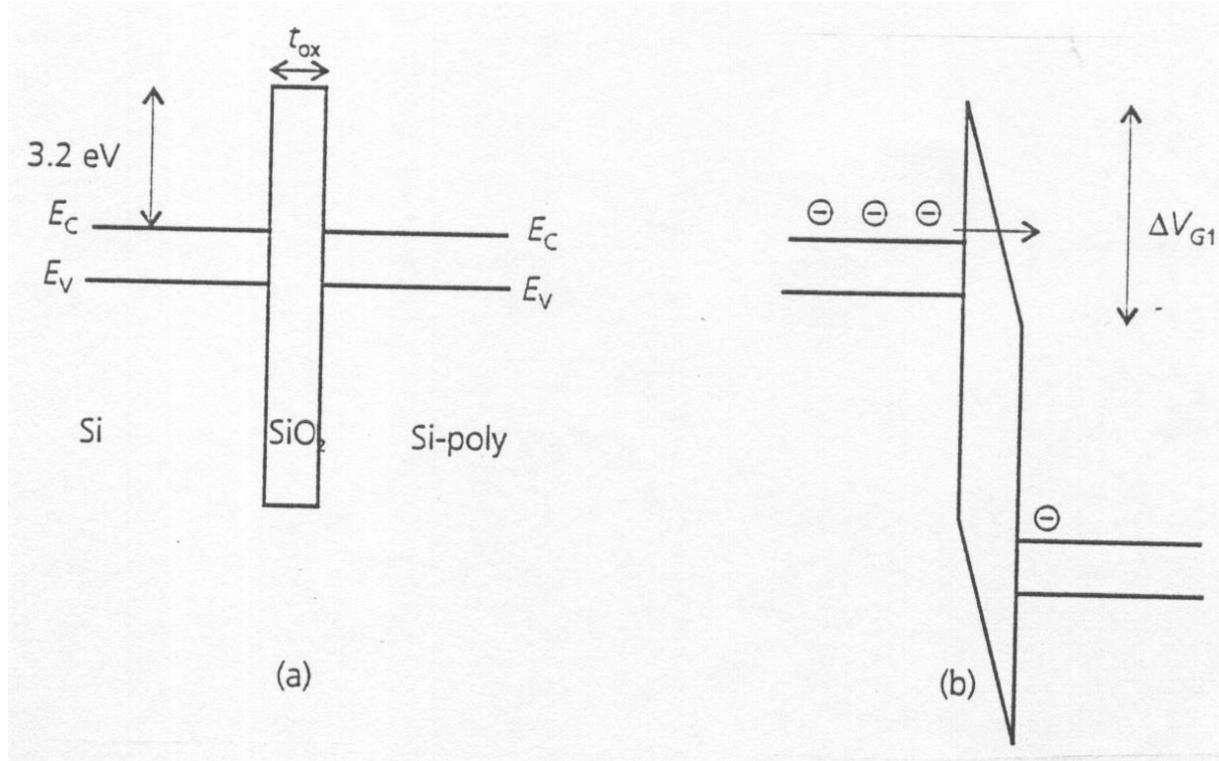
Caratteristiche di trasferimento



Meccanismi di iniezione di -Q

- I meccanismi fisici utilizzati per programmare i dispositivi MOS a doppia gate, e quindi per portare una carica negativa nella gate flottante, sono due:
 - Iniezione di elettroni caldi
 - Tunnelling attraverso ossidi sottili

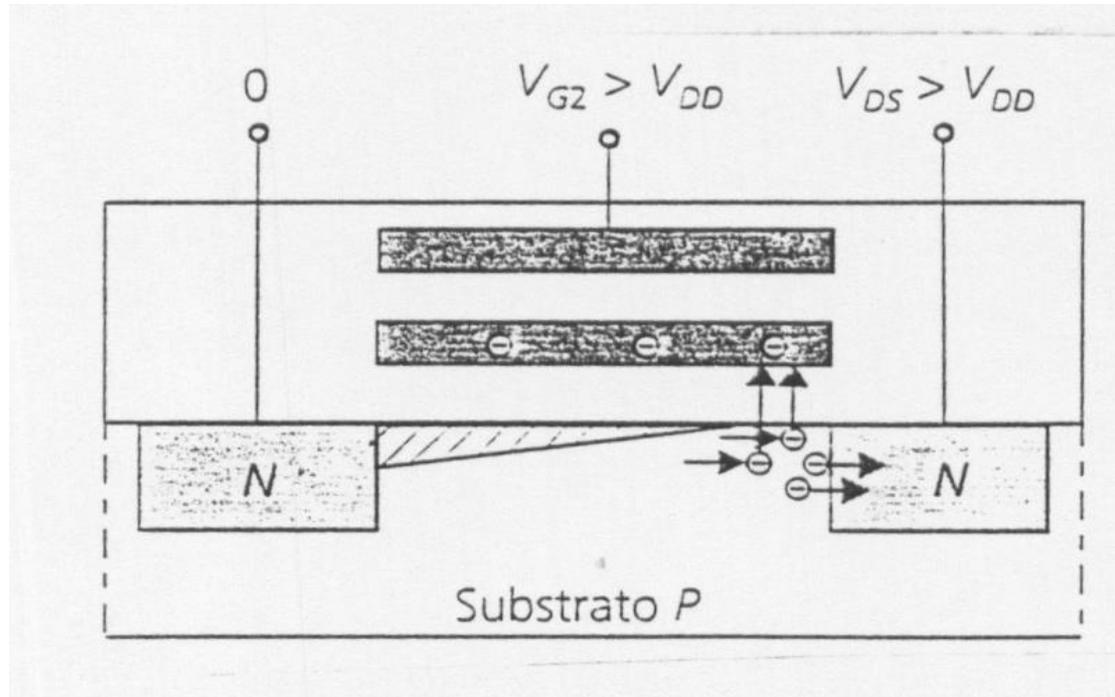
Tunnelling attraverso ossidi sottili



Memorie EPROM

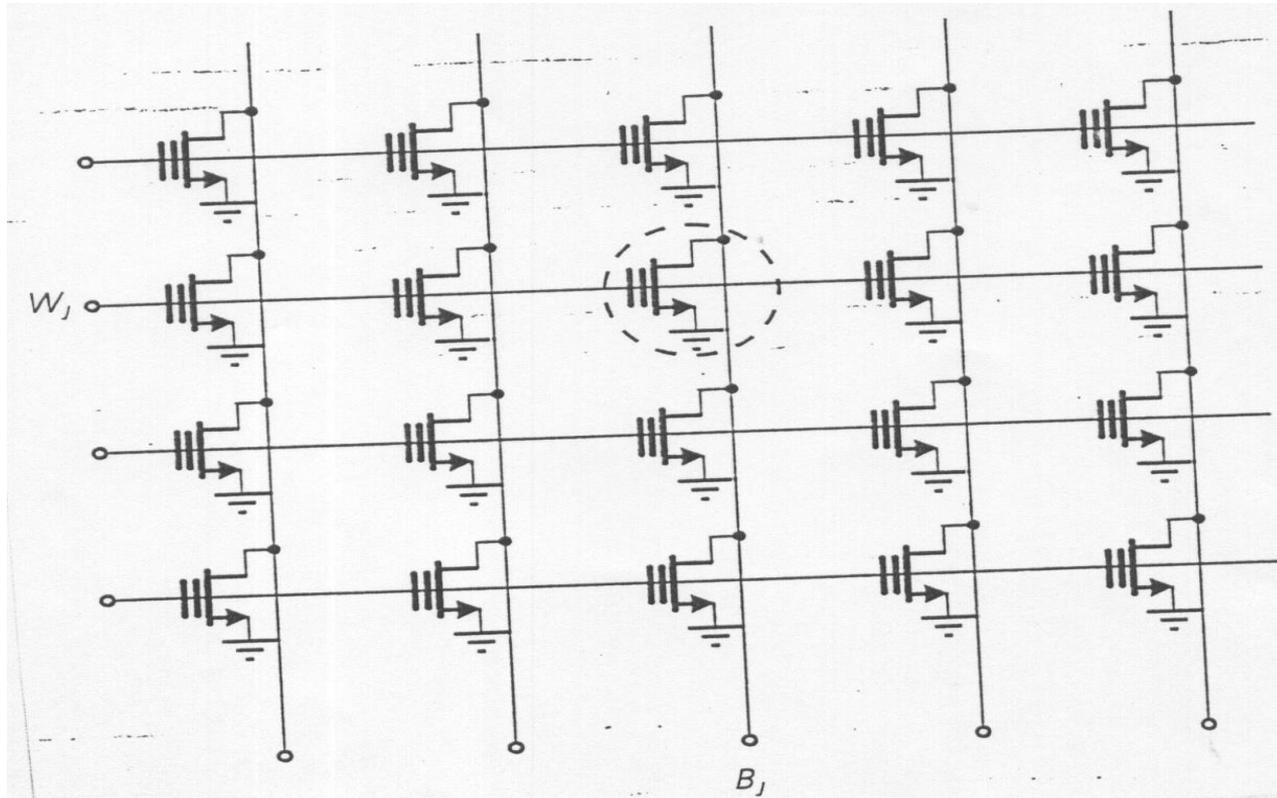
- Scrittura mediante iniezione di elettroni caldi
- Cancellazione mediante esposizione a radiazione ultravioletta per circa 20 minuti
- Consentono di scrivere il singolo bit

Memorie EPROM



FAMOS (floating gate avalanche mode MOS)

Memorie EPROM



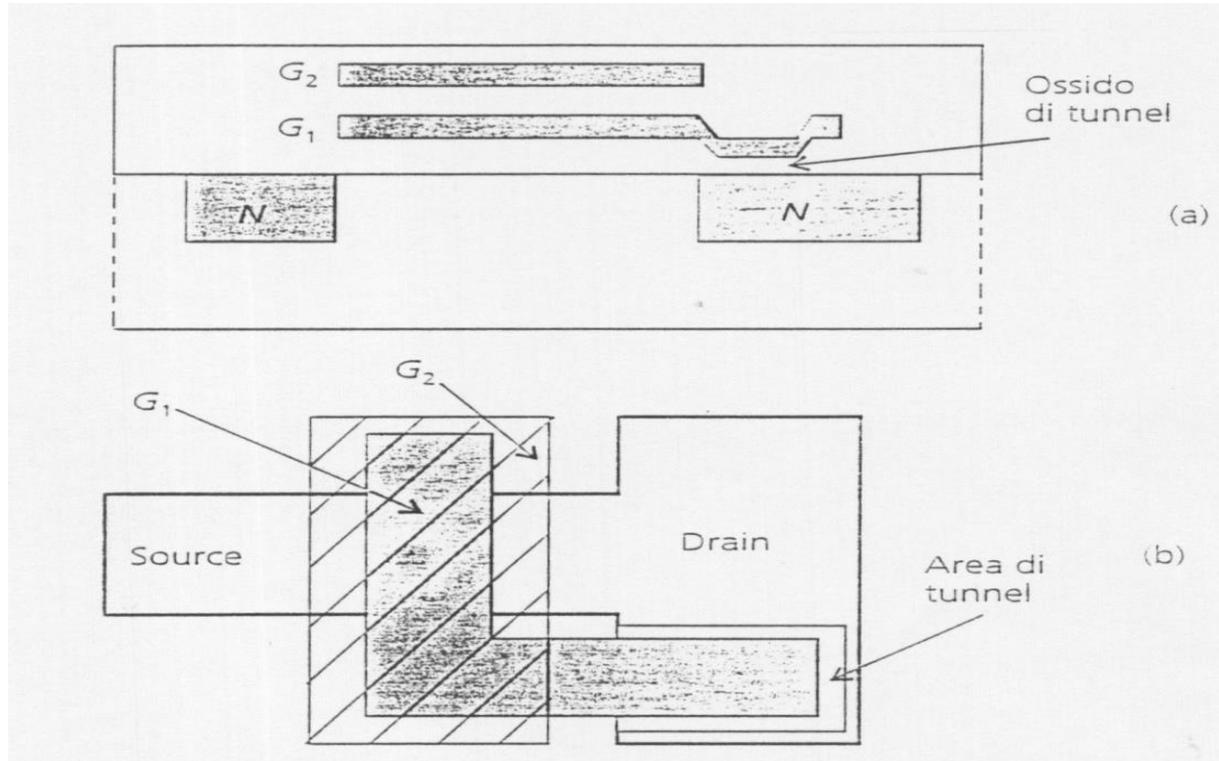
Memorie EEPROM

- Consentono di scrivere o cancellare il singolo bit della memoria.
- Scrittura e cancellazione avvengono per via elettrica mediante tunnelling attraverso ossidi sottili.
- Necessitano di un MOS di accesso che comporta un raddoppio dell'occupazione d'area.

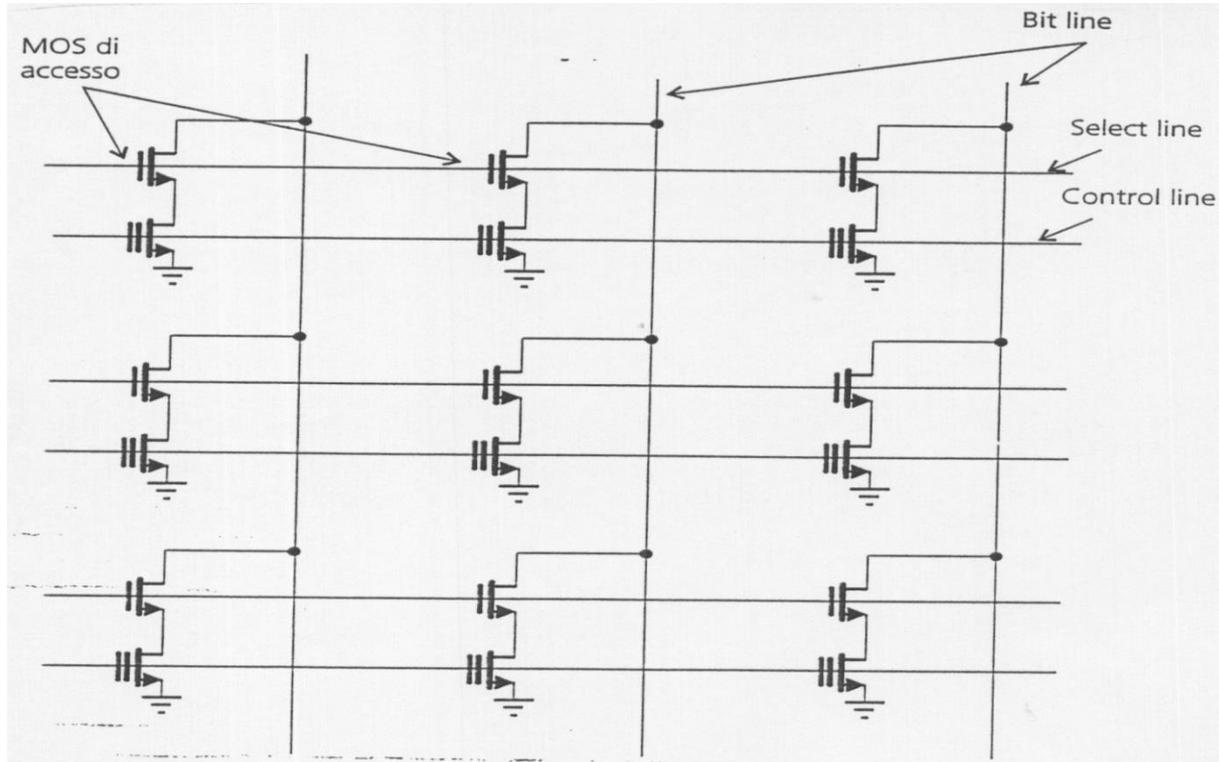
Memorie EEPROM

- Consentono di scrivere o cancellare il singolo bit della memoria.
- Scrittura e cancellazione avvengono per via elettrica mediante tunnelling attraverso ossidi sottili.
- Necessitano di un MOS di accesso che comporta un raddoppio dell'occupazione d'area.

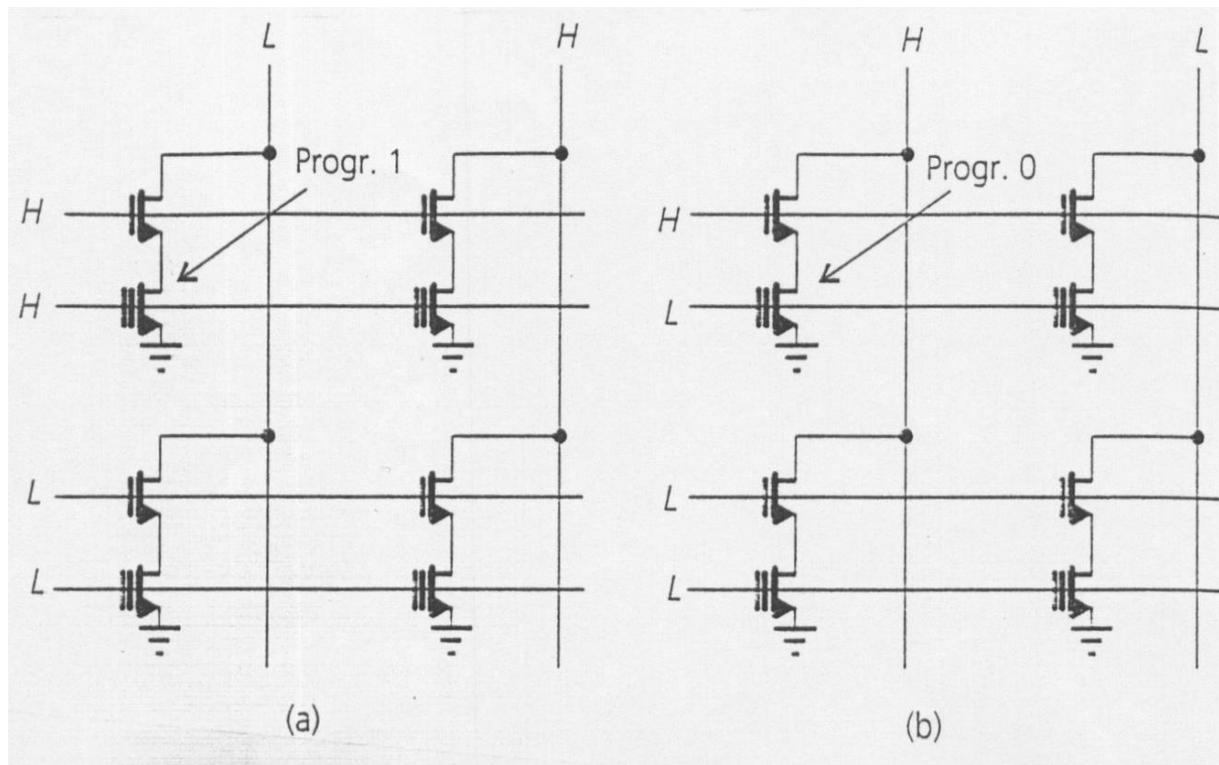
Memorie EEPROM



Memorie EEPROM



Scrittura / Cancellazione



Memorie FLASH

- Permettono la programmazione della memoria per singolo bit mediante iniezione di elettroni caldi.
- La cancellazione viene effettuata contemporaneamente su tutti i bit della matrice o su ampi settori mediante meccanismo di tunnelling attraverso ossidi sottili.

Memorie FLASH

Tabella 14.2 Confronto tra le famiglie di memorie non volatili.

NVM	EPROM	EEPROM	FLASH
Programmazione	Hot electrons	Tunneling FN	Hot electrons
Cancellazione	Radiazione lumin.	Tunneling FN	Tunneling FN
MOS per cella	1	2	1
Tempo di programm.	$< 10 \mu\text{s}$	Secondi/chip	$< 10 \mu\text{s}$
Tempo di cancell.	-	Minuti	Secondi
Tempo di lettura	$\approx 50 \text{ ns}$	$\approx 100 \text{ ns}$	$\approx 50 \text{ ns}$
Correnti di programm.	Elevate	Basse	Elevate
Cicli di scrittura	≈ 100	$\approx 10^5$	$\approx 10^3 - 10^5$

Vedere:

- Paolo Spirito, “Elettronica Digitale”, Ed. McGraw-Hill
 - Cap. 13.1-13.3