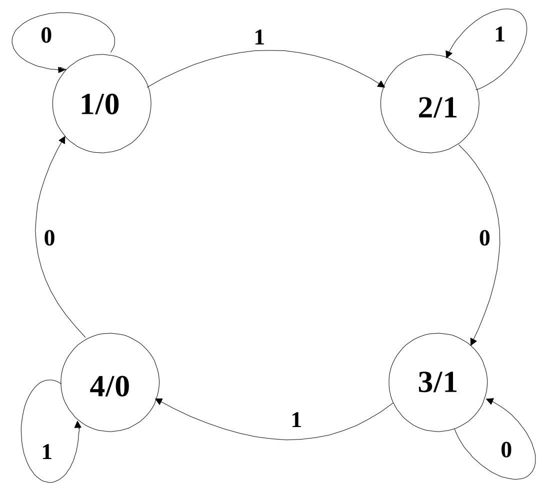
Esempi di progetto di circuiti seq. asincroni

Capitolo 5

Esempio 1

Si progetti un divisore binario, cioe' un circuito a un ingresso e un'uscita il cui valore cambi ogni volta che l'ingresso passa da 0 a 1.

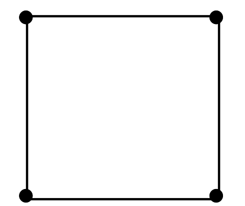


Stato \ Ingresso	0	1	z
1	1	2	0
2	3	2	1
3	3	4	1
4	1	4	0

figura 6.6.1

Grafo degli stati e matrice primitiva delle sequenze

Esempio 1



$y_2 \backslash y_1$	0	1
0	1/0	4/0
1	2/1	3/1

figura 6.6.2

Diagramma delle transizioni e tavola delle transizioni

$y_1 y_2 \backslash x$	0	1
00	00 /0	01/0
01	11/1	01 /1
11	11 /1	10/1
10	00/0	10 /0

$y'_1 \; y'_2$

Tavola di flusso

Per evitare alee statiche

y'_1:

$x \backslash y_1 y_2$	00	01	11	10
0		1	1	
1			1	1

y'_2:

$x \backslash y_1 y_2$	00	01	11	10
0		1	1	
1	1	1		

$$y'_1 = \bar{x}.y_2 + x.y_1 + y_1.y_2 = y_1.(x + y_2) + \bar{x}.y_2$$

$$y'_2 = \bar{x}.y_2 + x.\bar{y}_1 + \bar{y}_1.y_2 = \bar{y}_1.(x + y_2) + \bar{x}.y_2$$

$$z = y_2$$

Esempio 1

$$y'_1 = \bar{x}.y_2 + x.y_1 + y_1.y_2 = y_1.(x + y_2) + \bar{x}.y_2$$
$$y'_2 = \bar{x}.y_2 + x.\overline{y_1} + \overline{y_1}.y_2 = \overline{y_1}.(x + y_2) + \bar{x}.y_2$$
$$z = y_2$$

Soluzione 1

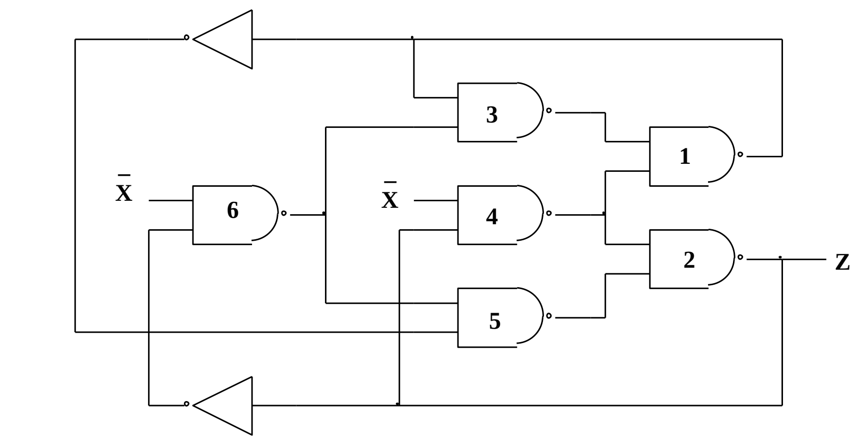


figura 6.6.3

Per semplificare il circuito:
Notare che G5 e G3 hanno gli stessi ingressi (a meno di un invertitore)

$$y_3 = \overline{y_6} + \overline{y_1} = \overline{y_1 y_6}$$
$$y_5 = \overline{y_6} + y_1 = y_1 y_6 + \overline{y_6} = \overline{y_3} + \overline{y_6}$$

Inoltre con la tecnica del 'bounding" si puo' eliminare anche l'invertitore all'ingresso di G6

Esempio 1

Soluzione 1

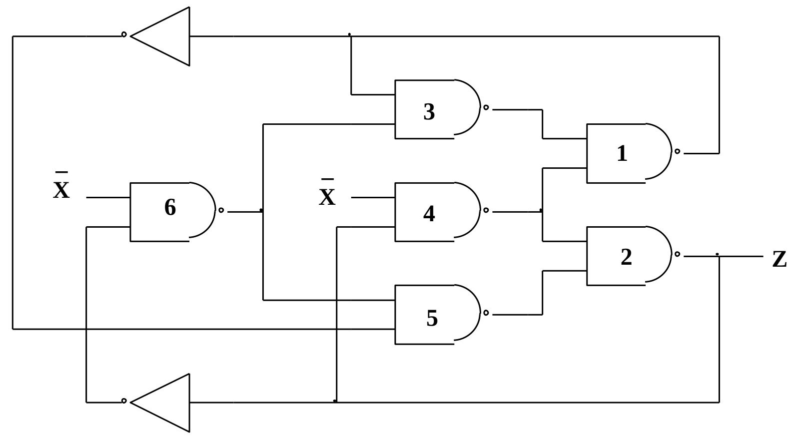


figura 6.6.3

Soluzione 2

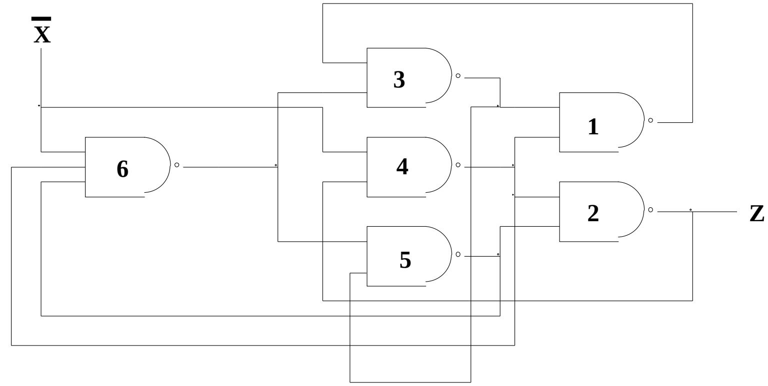


figura 6.6.4

Esempio 2

- Realizzare un contatore ad anello
  - un circuito a 1 ingresso e n uscite in cui l'uscita $z_j = 1$ quando e solo quando si sono avute $j + n.k$ ($k = 0,1,....$) variazioni dell'ingresso.
  - Tutte le altre uscite devono essere nulle.

Stato \ Ingresso	0	1	Uscita
1	1	2	1000
2	3	2	0100
3	3	4	0010
4	1	4	0001

$y_1 y_2$ \ x	0	1
00	00 / 1000	01/ ------
01	11/ ------	01 / 0100
11	11 / 0010	10/------
10	00/ ------	10 / 0001

$y'_1 y'_2 / z_1\ z_2\ z_3\ z_4$

figura 6.6.5

Esempio 2

$$y'_1 = \overline{x}.y_2 + x.y_1 + y_1.y_2$$

$$y'_2 = \overline{x}.y_2 + x.\overline{y_1} + \overline{y_1}.y_2$$

(identico all'esempio 1)

$y_1 y_2$ \ x	0	1
00	00 / 1000	01/ ------
01	11/ ------	01 / 0100
11	11 / 0010	10/------
10	00/ ------	10 / 0001

$y'_1 y'_2 / z_1 z_2 z_3 z_4$

$$z_1 = \overline{x}.\overline{y}_2$$

$$z_2 = x.\overline{y}_1$$

$$z_3 = \overline{x}.y_2$$

$$z_4 = x.y_1$$

Questa soluzione richiederebbe al minimo 8 Nand e 6 invertitori

Esempio 2

Altra soluzione : Si codifichi lo stato con 4 variabili (le uscite coincidano con le variabili di stato

	$y_1y_2y_3y_4$ \ x	0	1
	0000	--	--
4	0001	1001/--	0001/0001
	0011	--	0001/--
3	0010	0010/0010	0011/--
	0110	0010/--	--
	0111	--	--
	0101	--	--
2	0100	0110/--	0100/0100
	1100	--	0100/--
	1101	--	--
	1111	--	--
	1110	--	--
	1010	--	--
	1011	--	--
	1001	1000/--	--
1	1000	1000/1000	1100/--

$y'_1y'_2y'_3y'_4 \,/\, z_1z_2z_3z_4$

figura 6.6.6

$y'_1 = \bar{x} \cdot y_4 + y_1 \cdot \bar{y}_2$

$y'_2 = x \cdot y_1 + y_2 \cdot \bar{y}_3$

$y'_3 = \bar{x} \cdot y_2 + y_3 \cdot \bar{y}_4$

$y'_4 = x \cdot y_3 + \bar{y}_1 \cdot y_4$

1. Codifica delle variabili secondo il codice di Gray
2. Identificazione degli stati 1 2 3 4 stabili di cui 1 e 3 per x=0 e 2 e 4 per x=1
3. Definizione delle uscite
4. Utilizzo di transizioni Multiple
   Es: 0010 → 0011 → 0001
5. (Mappe di Karnaught per la semplificazione)
6. Descrizione delle relative equazioni

Esempio 2

$$y'_1 = \bar{x} \cdot y_4 + y_1 \cdot \bar{y}_2$$

$$y'_2 = x \cdot y_1 + y_2 \cdot \bar{y}_3$$

$$y'_3 = \bar{x} \cdot y_2 + y_3 \cdot \bar{y}_4$$

$$y'_4 = x \cdot y_3 + \bar{y}_1 \cdot y_4$$

Notare che il circuito puo' essere realizzato in forma iterativa

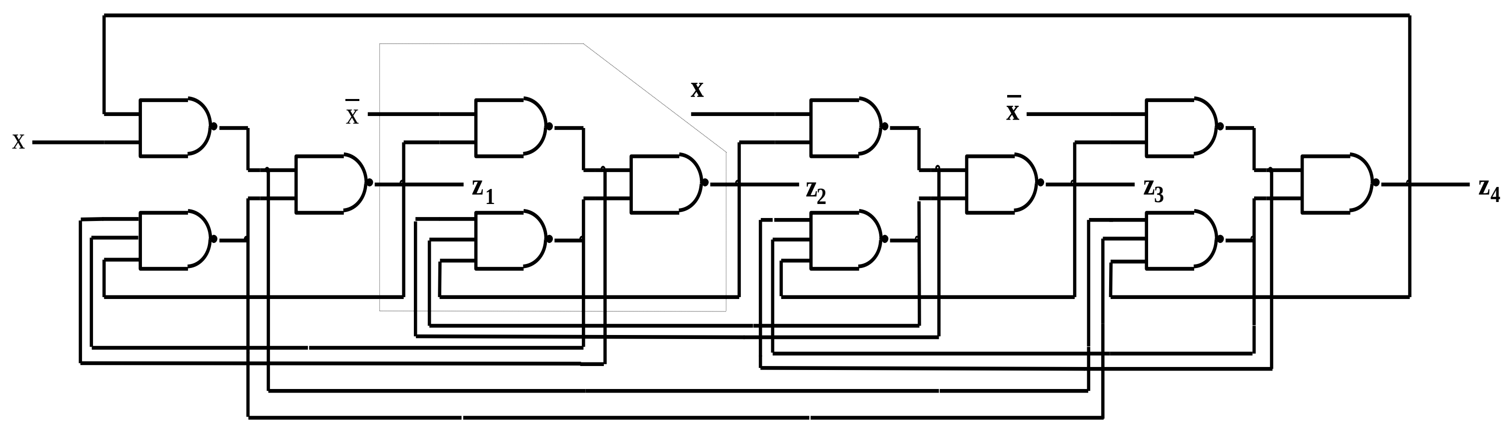


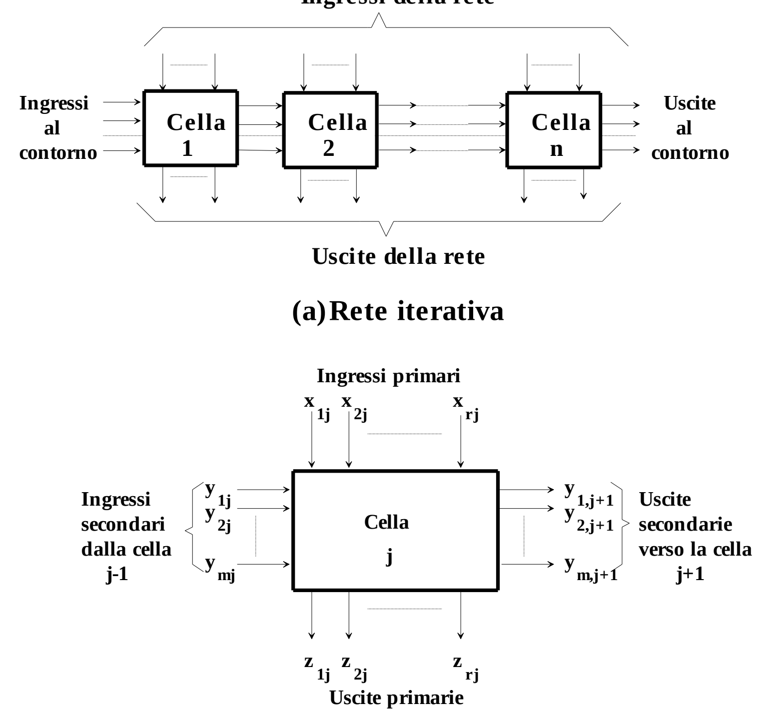
figura 6.6.7

Reti iterative

- Si tenga conto di strutture 1D

- Si possono trattare come circuiti sequenziali
  - Ingressi primari = ingressi propri
  - Ingressi secondari = stato attuale
  - Uscite secondarie = stato futuro
  - Uscite Primarie = uscite proprie

  - Ingressi al Contorno
    - (solitamente costanti)
  - Uscite al contorno
    - (solitamente uscite proprie)



(a) Rete iterativa

(b) Cella tipica

figura 6.7.1

Esempio 1

- Incremento (out = in +1)

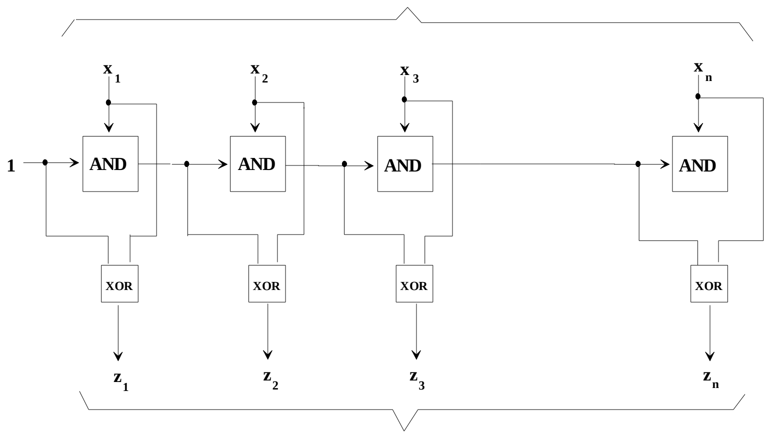
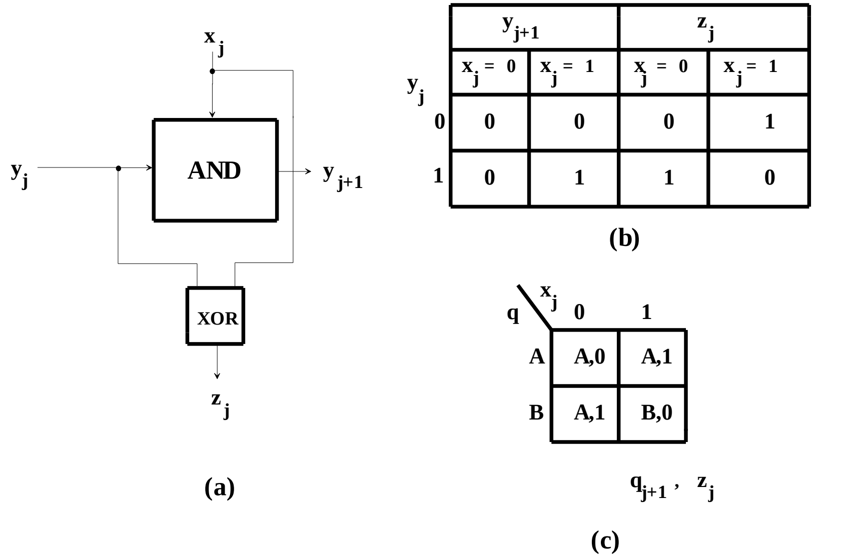


figura 6.7.2



y_j	y_{j+1}, $x_j = 0$	y_{j+1}, $x_j = 1$	z_j, $x_j = 0$	z_j, $x_j = 1$
0	0	0	0	1
1	0	1	1	0

(b)

q \ x_j	0	1
A	A,0	A,1
B	A,1	B,0

q_{j+1} , z_j

(c)

figura 6.7.3

010010011010111+
000000000000001=

010010011011000

Stato A : y=0
Stato B : y=1

Esempio 2

- Controllore continuo di parita' su tutti i bit che via via si presentano su di una linea d'ingresso
- In teoria si dovrebbero realizzare rispettivamente:

$$S_1^1, S_1^2, S_{1,3}^3, S_{1,3}^4, S_{1,3,5}^5, S_{1,3,5}^6, \ldots$$

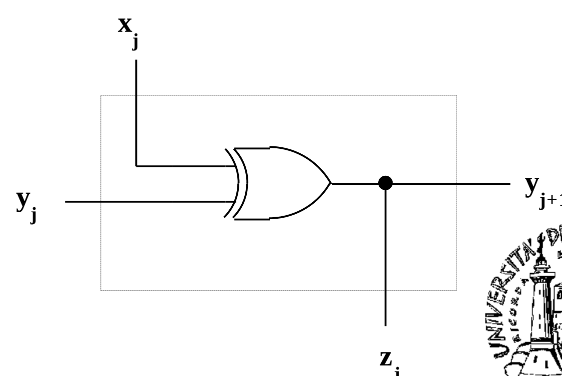
- Soluzione iterativa
  - L'ingresso secondario (stato) sia A se la parita' sugli ingressi primari precedenti e' dispari, altrimenti sia B
  - L'uscita primaria sia 1 se la parita' di tutti i bit che precedono piu' l'attuale e' dispari
  - L'uscita secondaria rappresenta la parita' sui bit precedenti piu' l'attuale

A: Dispari
B: Pari

x_j	0	1
A	A/1	B/0
B	B/0	A/1

Codifica:

A → y=1
B → y=0
(cosi' z=y)



Esempio 3

- Dato un Bus su quale si possono avere n chiamate si vogliano identificare le 2 a piu' alta priorita'

Es: 01000100110110 → 01000100000000 (identifica 2 su 6)
00000001000000 → 00000001000000 (identifica 1 su 1)

Soluzione:

Stato A: non vi sono richieste a maggior priorita'

Stato B: vi e' una sola richiesta a maggior priorita'

Stato C: vi sono 2 o piu' richieste a priorita' maggiore

Ingresso

Stato	$x_j = 0$	$x_j = 1$
A	A/0	B/1
B	B/0	C/1
C	C/0	C/0

Stato/z_j

Codifica:
A=00
B=01
C=11

$y_{2,j}y_{1,j}$ \ x_j	0	1
00	00/0	01/1
01	01/0	11/1
11	11/0	11/0
10	--/-	--/-

$y_{2,j+1}\,y_{1,j+1} / z_j$

$$y_{2,j+1} = y_{2,j} + x_j \cdot y_{1,j}$$

$$y_{1,j+1} = y_{1,j} + x_j$$

$$z_j = x_j \cdot \overline{y_{2,j}}$$

Esempio 3

$y_{2,j}y_{1,j}$ \ x_j	0	1
00	00/0	01/1
01	01/0	11/1
11	11/0	11/0
10	--/-	--/-

$y_{2,j+1}\, y_{1,j+1} / z_j$

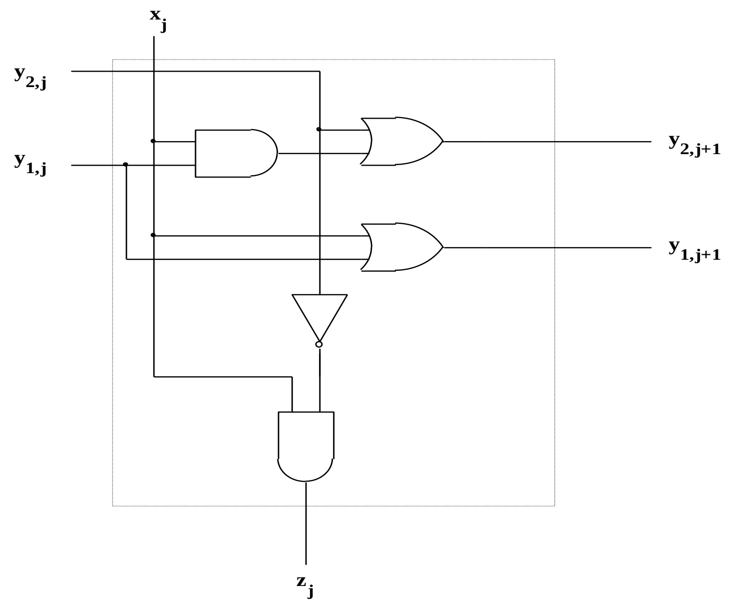


figura 6.7.4

$$y_{2,j+1} = y_{2,j} + x_j \cdot y_{1,j}$$

$$y_{1,j+1} = y_{1,j} + x_j$$

$$z_j = x_j \cdot \overline{y_{2,j}}$$