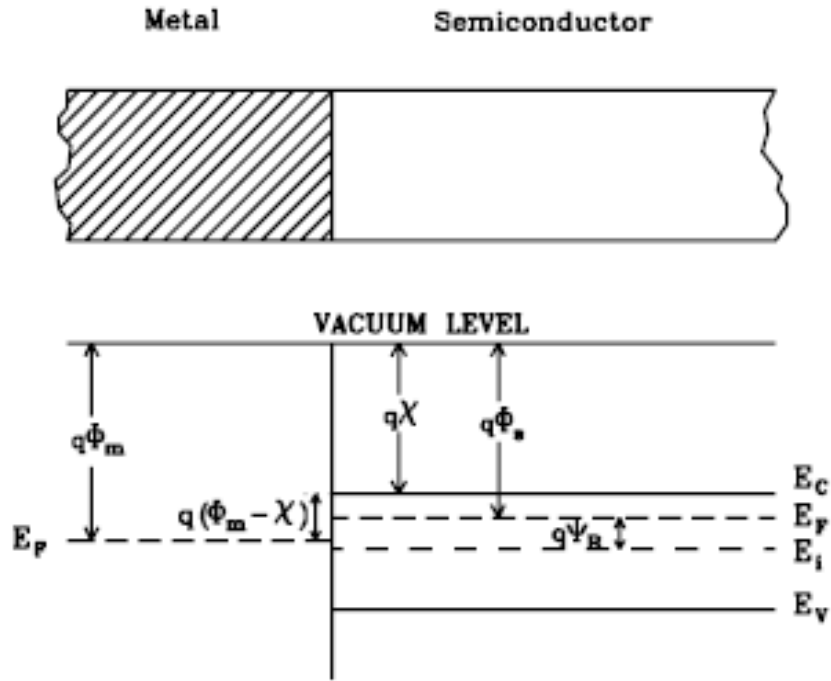


# Rivelatori e Apparati

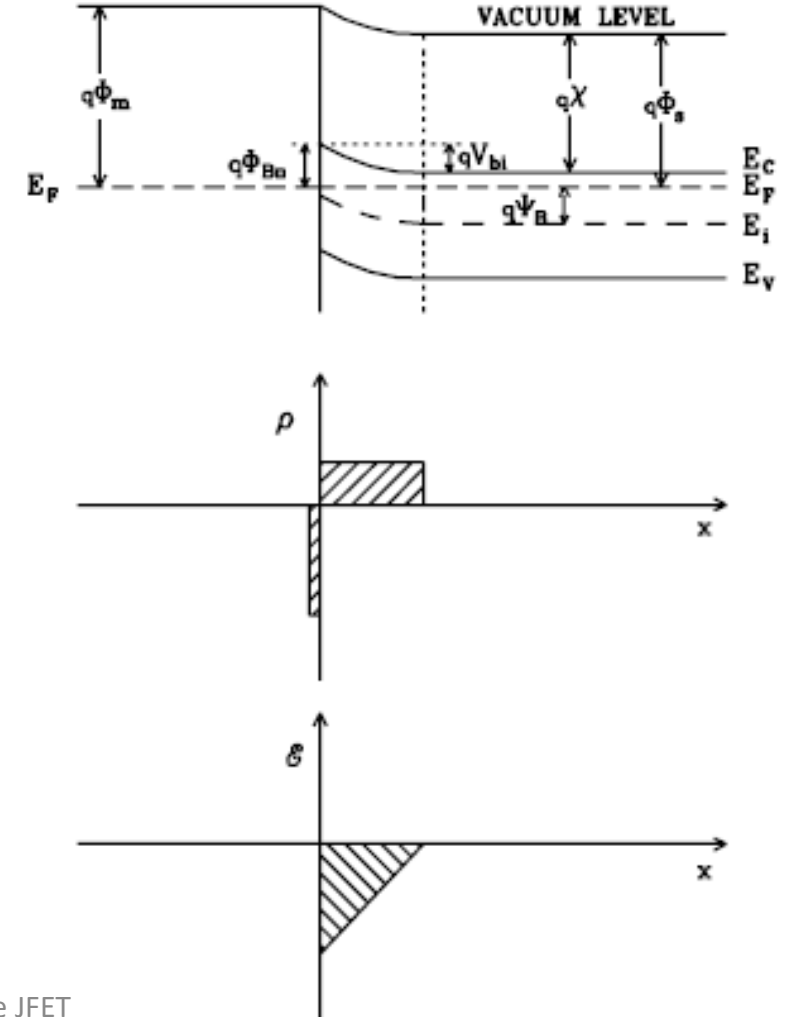
Slides\_6 – MOS & JFET

# Metallo-Semiconduttore MS

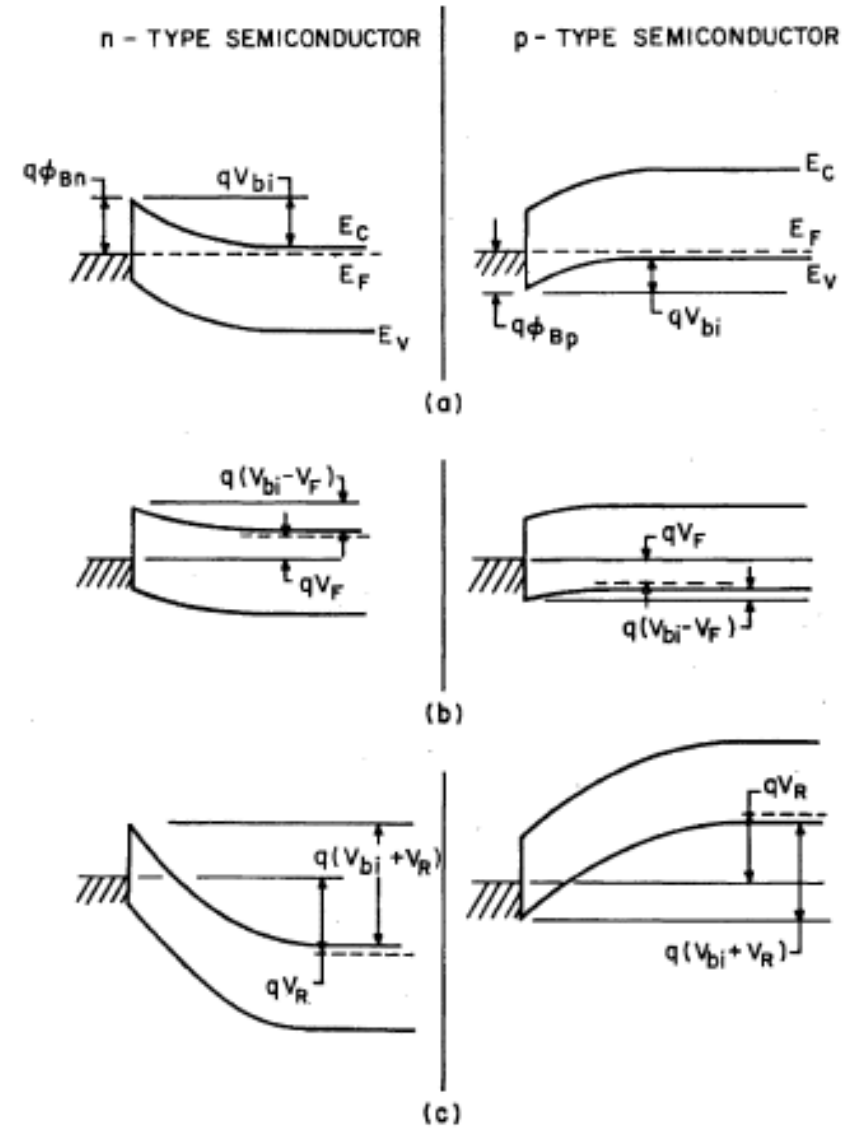
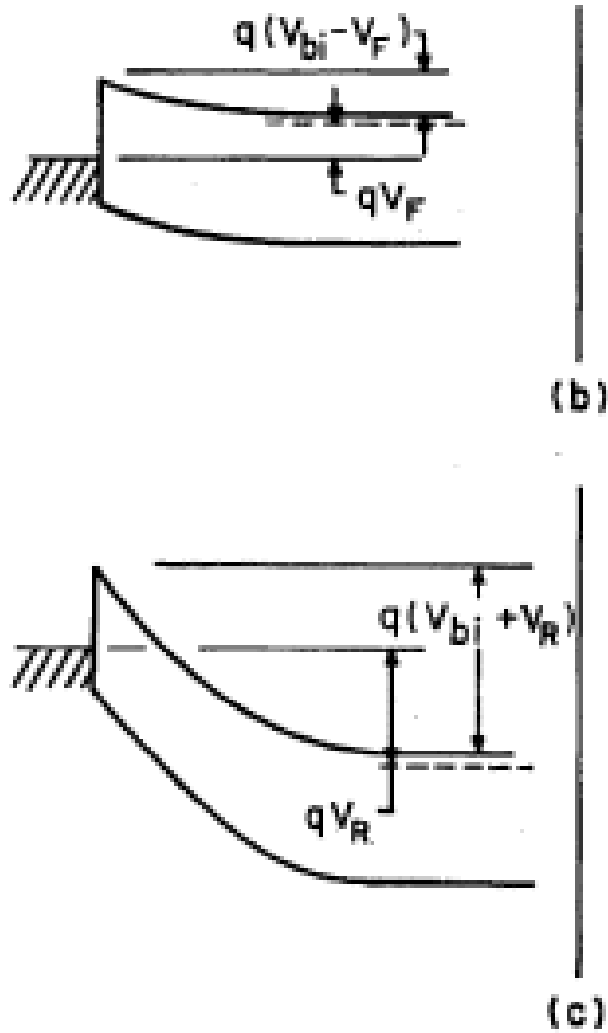
In contatto



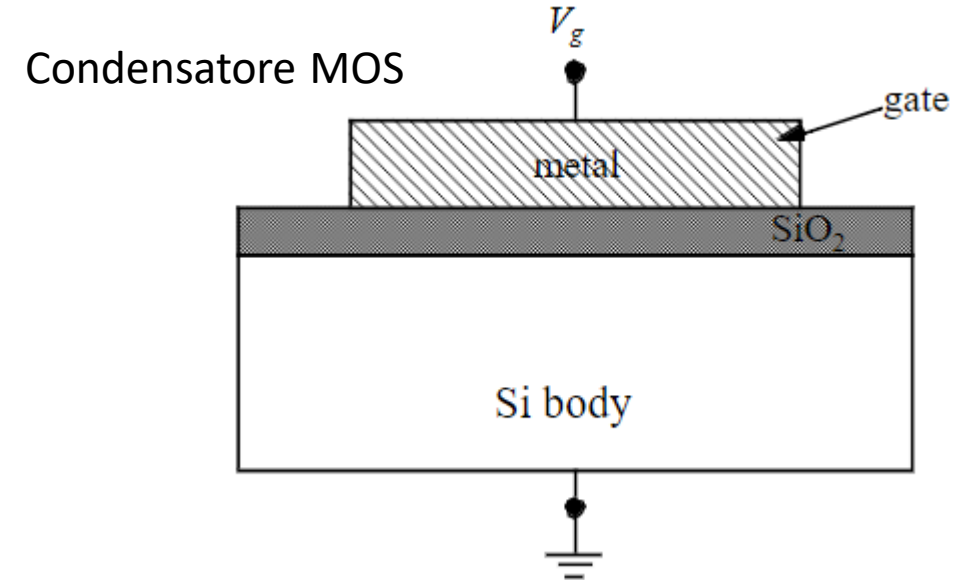
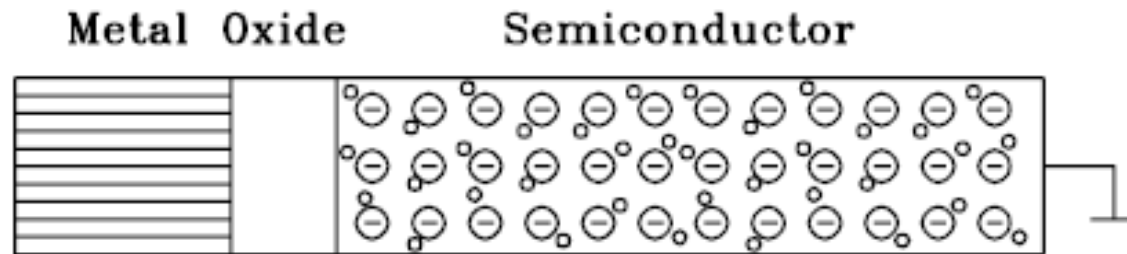
Separati



# MS polarizzati

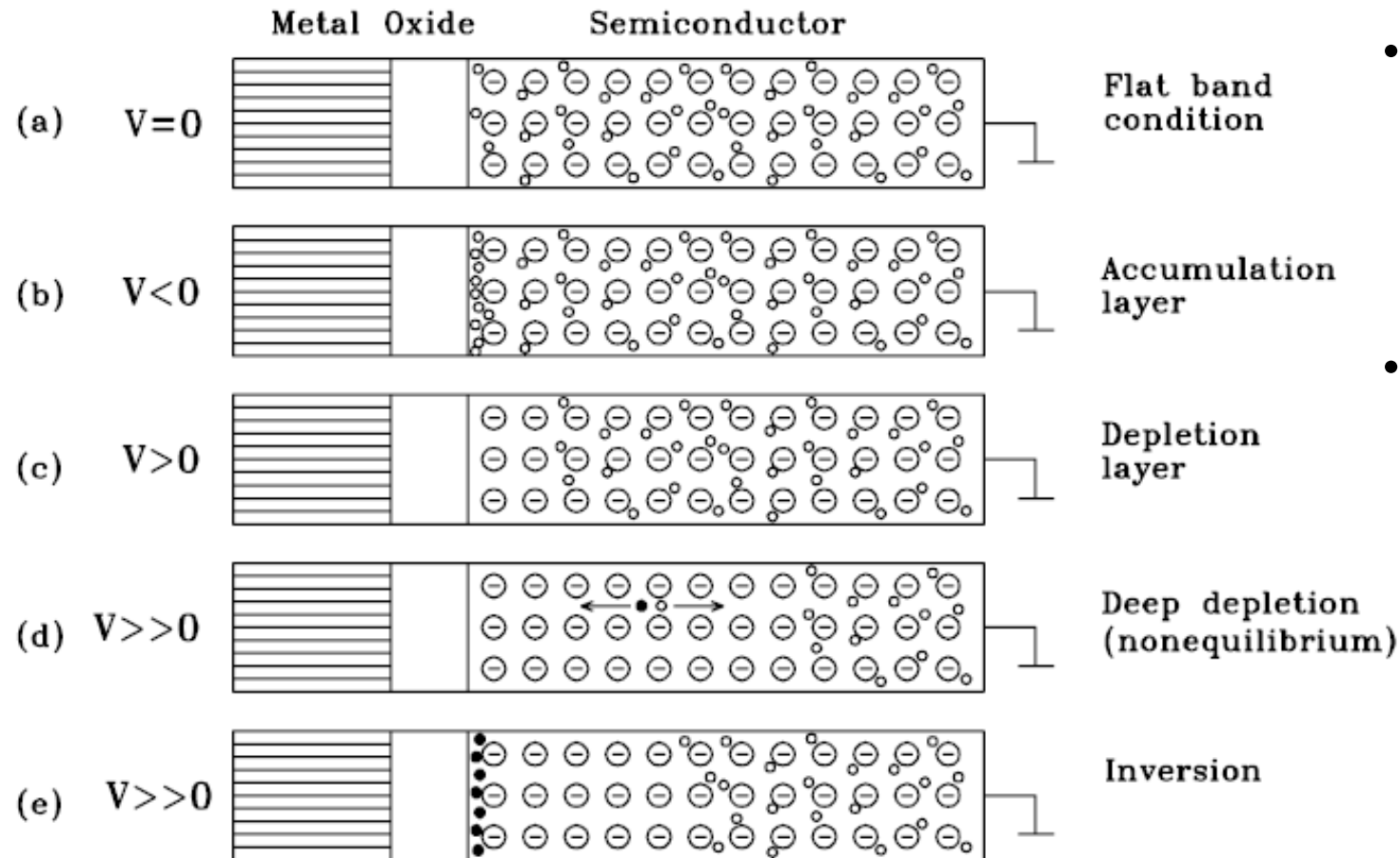


# Metal-Oxide-Semiconductor (MOS)



- Si forma doppia giunzione trasferimento di elettroni dal metallo con funzione lavoro minore di quella del semiconduttore. Trasferimento non avviene attraverso l'ossido ma attraverso allontanamento di cariche sull'interfaccia metallo-ossido, che creano addensamento di cariche sull'interfaccia ossido-semiconduttore
- E' come un condensatore con differenza di potenziale ai capi dell'ossido

# MOS – Condizioni in p-type – caso ideale

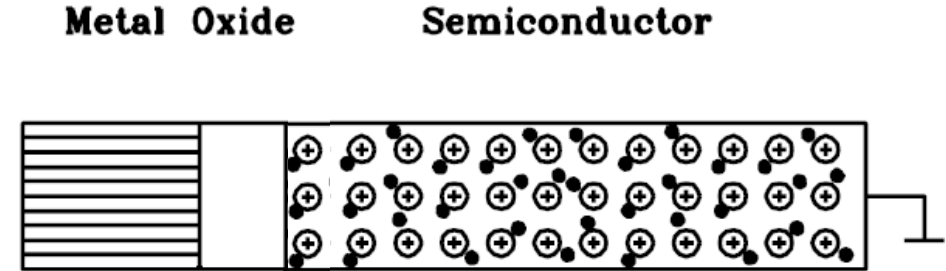
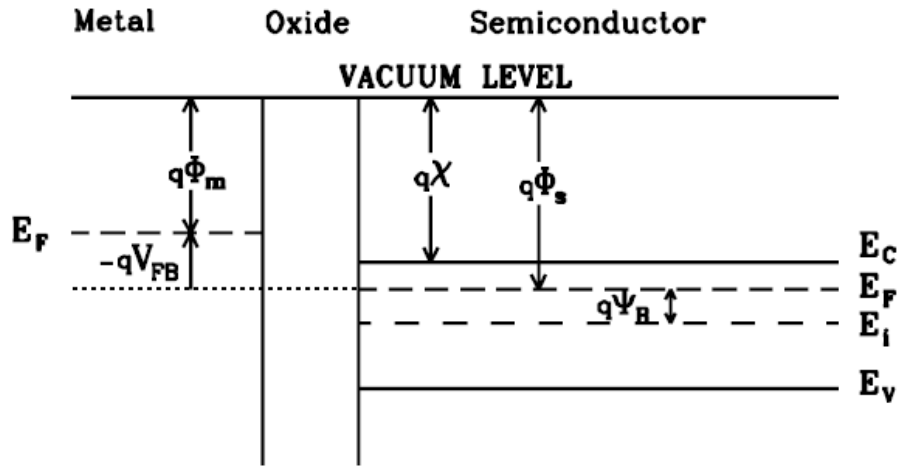


- P-type caso ideale:
  - **No cariche nell'ossido**
  - **Funzioni lavoro identiche per metallo e semiconduttore ( $V_{FB} = 0$ )**
  - **77**
- In condizione di svuotamento, puo' essere usato come rivelatore:
  - Carica indotta all'altro capo dell'ossido e' proporzionale a quella raccolta all'interfaccia ossido-semiconduttore
  - Oppure la carica puo' essere trasferita lateralmente e letta, come nei sistemi CCD

# Condizioni in n-type piu' realistico

## MOS – Banda piatta

Condizione banda piatta:  $V = V_{FB}$



- Funzione di lavoro  $\phi$ : quanta energia e' mediamente necessaria per strappare un  $e^-$  dal materiale (tra livello di fermi e vuoto). Generalmente diversa tra metallo e semiconduttore. Nel caso del semiconduttore dipende dal drogaggio
- Affinita' elettronica  $\chi$ : energia per passare da banda di conduzione a vuoto, indipendente dal drogaggio, specifica per il semiconduttore usato
- Assumo zero cariche nell'ossido: quindi senza campo, e il livello di vuoto costante.
- Un potenziale  $V_{FB}$  uguale alla differenza tra funzioni lavoro deve essere presente per mantenere questa condizione: condizione di FLAT BAND – banda piatta

A partire da:

$$n = n_i e^{\frac{E_F - E_i}{kT}}$$

$$p = n_i e^{\frac{E_i - E_F}{kT}}$$

Si ottiene il liv di Fermi:

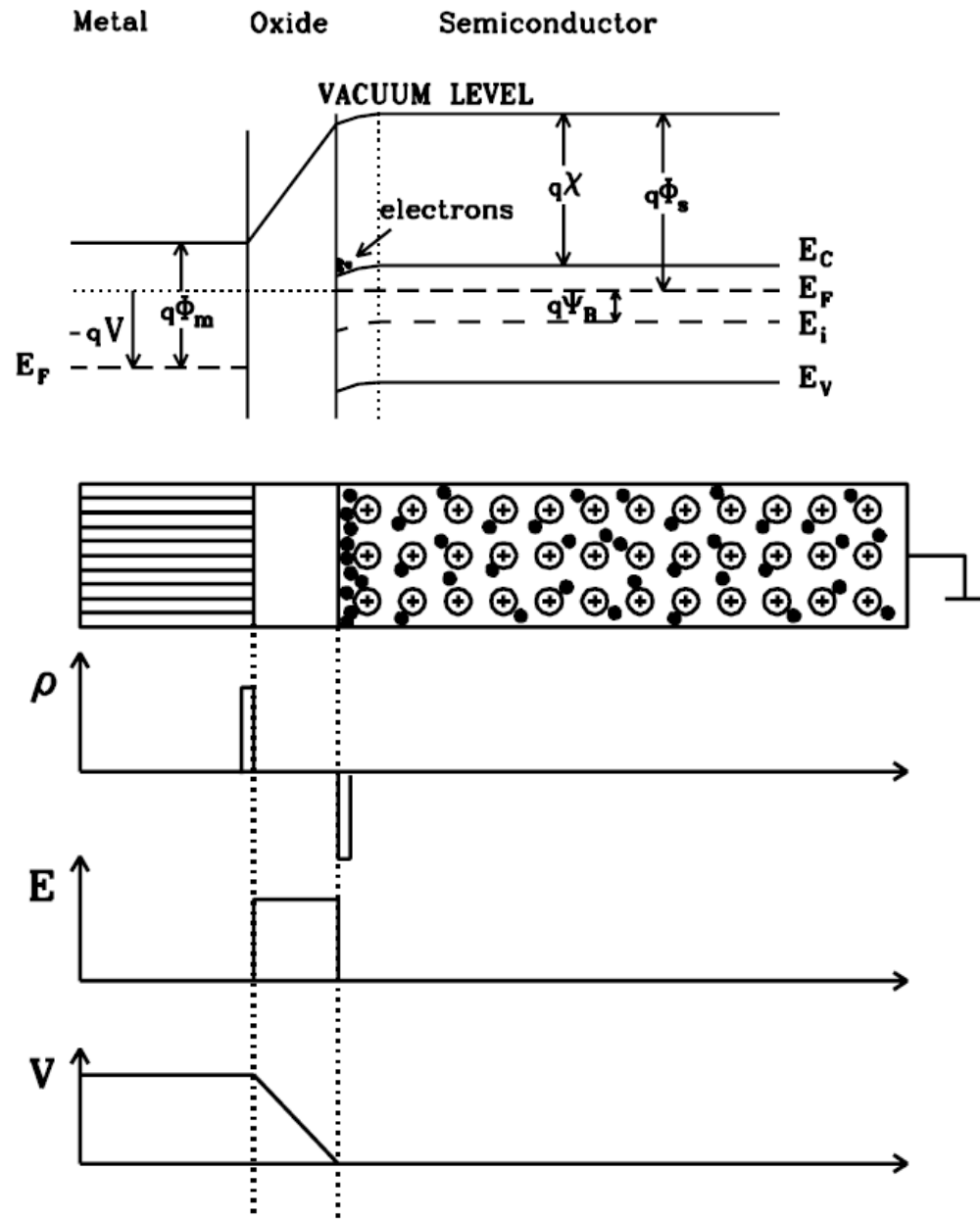
$$q\Psi_{Bn} = E_F - E_i = kT \ln \frac{N_D}{n_i}$$

$$q\Psi_{Bp} = E_i - E_F = kT \ln \frac{N_A}{n_i}$$

Da cui:

$$q\Phi_s = q\chi + E_C - E_i - kT \ln \frac{N_D}{n_i} \quad \text{N-type}$$

$$q\Phi_s = q\chi + E_C - E_i + kT \ln \frac{N_A}{n_i} \quad \text{P-type}$$



# MOS: accumulazione

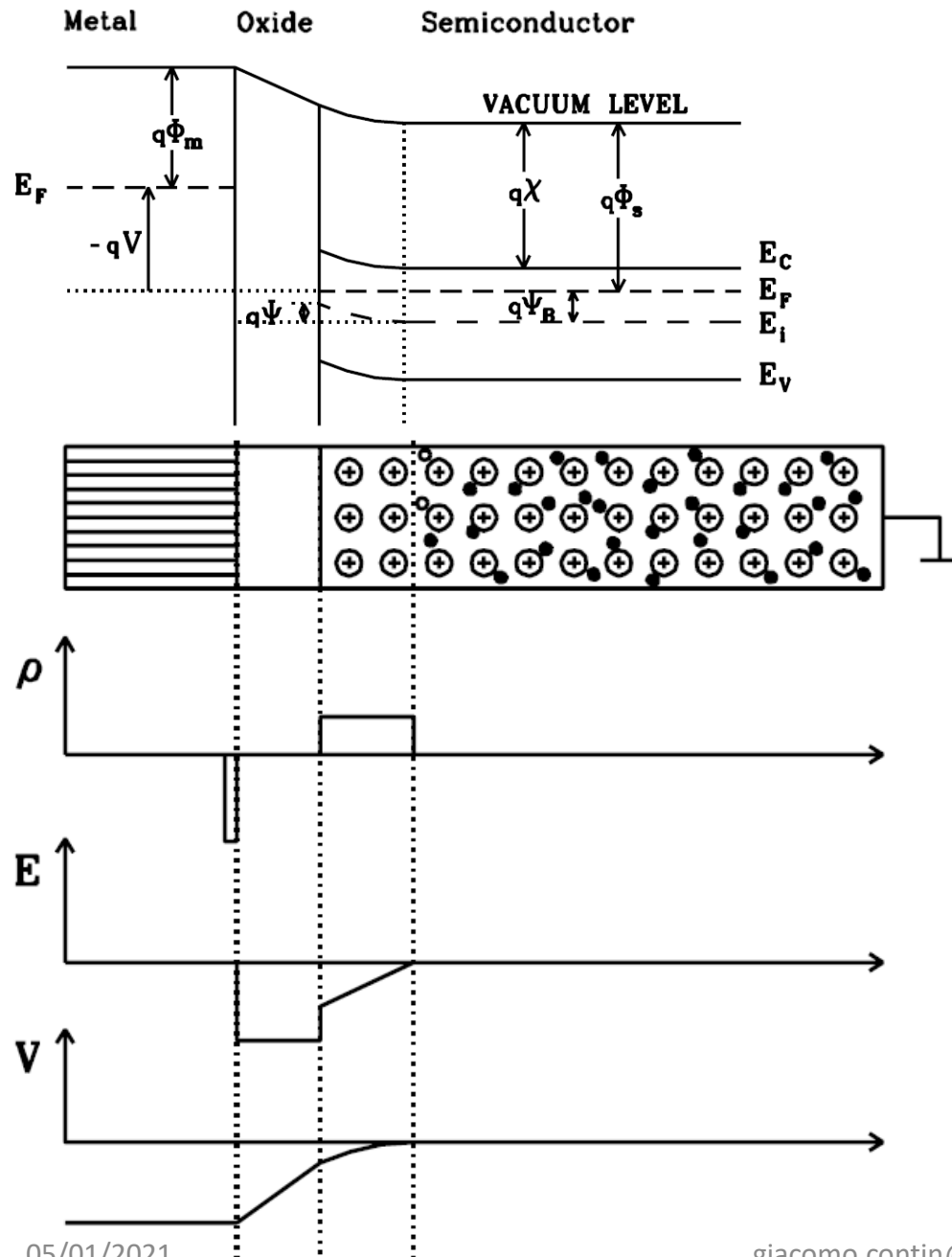
- $V > V_{FB}$  Applicazione di tensioni positive all'elettrodo metallico: mentre il  $E_F$  si avvicina a  $E_C$ , gli elettroni del semiconduttore n vengono attratti ma si fermano all'interfaccia con l'ossido, invalicabile, e formano uno strato di carica sottile. Effetto condensatore piano.

$$Q_{acc} = -\epsilon_{ox}\epsilon_0 \frac{V - V_{FB}}{d_{ox}} = -C_{ox}(V - V_{FB})$$

$$E_{ox} = -\frac{Q_{acc}}{\epsilon_{ox}\epsilon_0}$$

$$V - V_{FB} = E_{ox}d_{ox}$$

$$= -Q_{acc} \frac{d_{ox}}{\epsilon_{ox}\epsilon_0} = -\frac{Q_{acc}}{C_{ox}}$$



# MOS: svuotamento

- $V < V_{FB}$
- Applicazione di tensione negativa all'elettrodo metallico: il semiconduttore n si trova a potenziale positivo, gli elettroni si allontanano dall'interfaccia e migrano verso il bulk neutro, lasciando carica spaziale positiva nello strato svuotato
- Eventuali buche si accumulano all'interfaccia ossido-silicio

$$E_s = -\frac{qN_D}{\epsilon_s \epsilon_0} d_s \quad \text{alla superficie del s.c., con } d_s = \text{spessore svuotato}$$

$$\psi_s = -\frac{qN_D}{\epsilon_s \epsilon_0} \frac{d_s^2}{2}$$

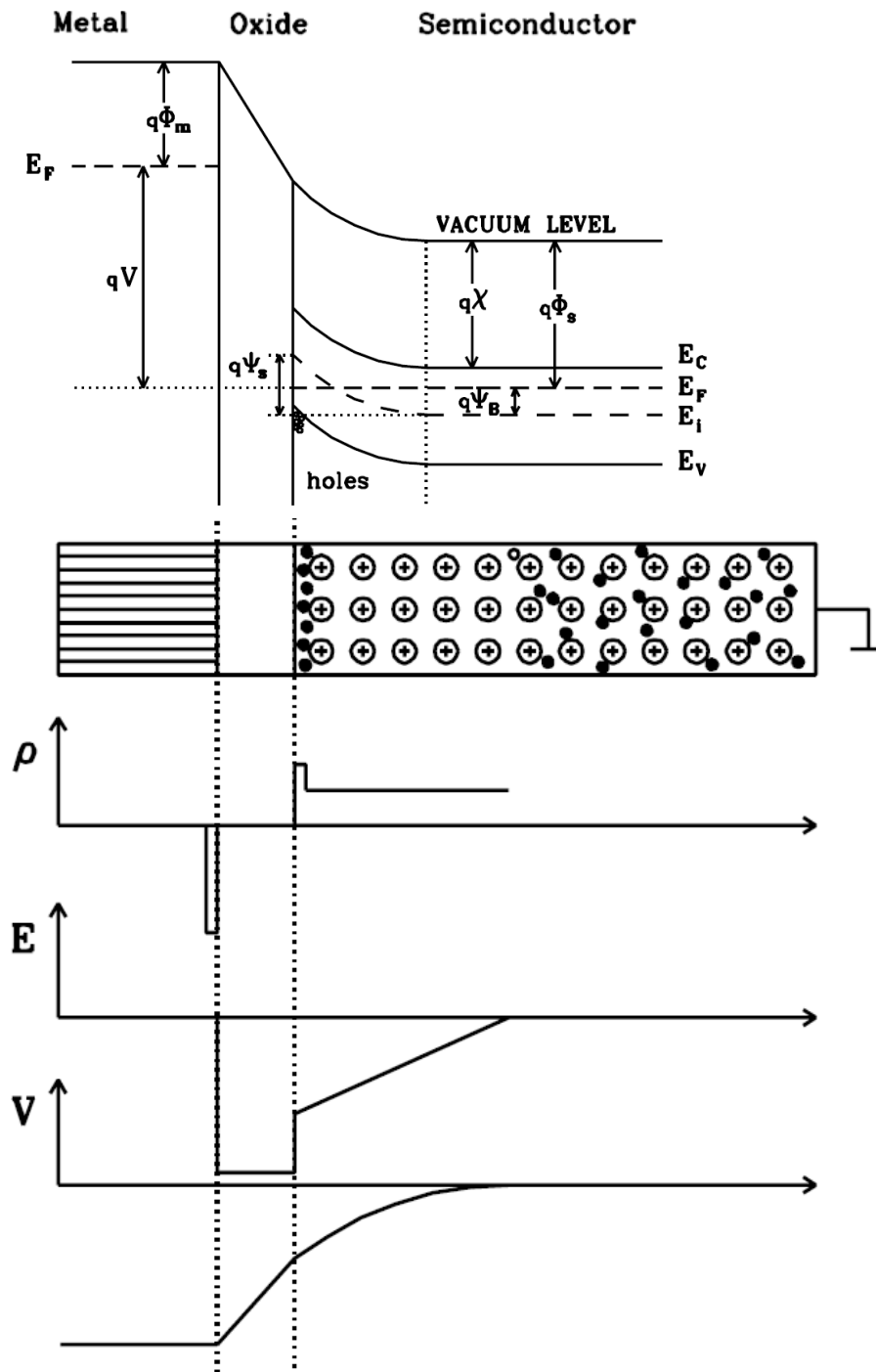
$$E_{ox} = -\frac{qN_D}{\epsilon_{ox} \epsilon_0} d_s$$

$$V - V_{FB} = -\frac{qN_D d_s}{\epsilon_0} \left( \frac{d_s}{2\epsilon_s} + \frac{d_{ox}}{\epsilon_{ox}} \right)$$

$$d_s = \sqrt{\frac{\epsilon_s \epsilon_0}{qN_D} (V_{FB} - V) + \left( \frac{\epsilon_s}{\epsilon_{ox}} d_{ox} \right)^2} - \frac{\epsilon_s}{\epsilon_{ox}} d_{ox}$$



# MOS: inversione



- Applicazione di tensione molto negativa all'elettrodo metallico: il livello di Fermi intrinseco vicino all'interfaccia sorpassa il livello di Fermi nel semiconduttore
- Se l'energia del livello di Fermi  $E_{FS}$  e' > del Livello di Fermi intrinseco all'interfaccia ossido-silicio ho INVERSIONE DEBOLE
- Se aumento ancora la tensione fino ad avere la distanza  $(E_{FS}-E_V)_{interfaccia} < (E_C-E_{FS})_{bulk}$ , allora vado in condizione di FORTE INVERSIONE: la concentrazione di buche all'interfaccia diventa maggiore della concentrazione di elettroni nel bulk
- Il semiconduttore si svuota fino a un certo spessore. Per V maggiori (in modulo) il layer di inversione diventa piu' forte ma non svuota spessore maggiore:

$$d_{max} = \sqrt{\frac{4\epsilon_s\epsilon_0\Psi_B}{qN_D}} \quad \mathcal{E}_s = -\frac{qN_D}{\epsilon_s\epsilon_0}d_{max} = -\sqrt{\frac{4qN_D\Psi_B}{\epsilon_s\epsilon_0}}$$

# SiO<sub>2</sub>-Si MOS

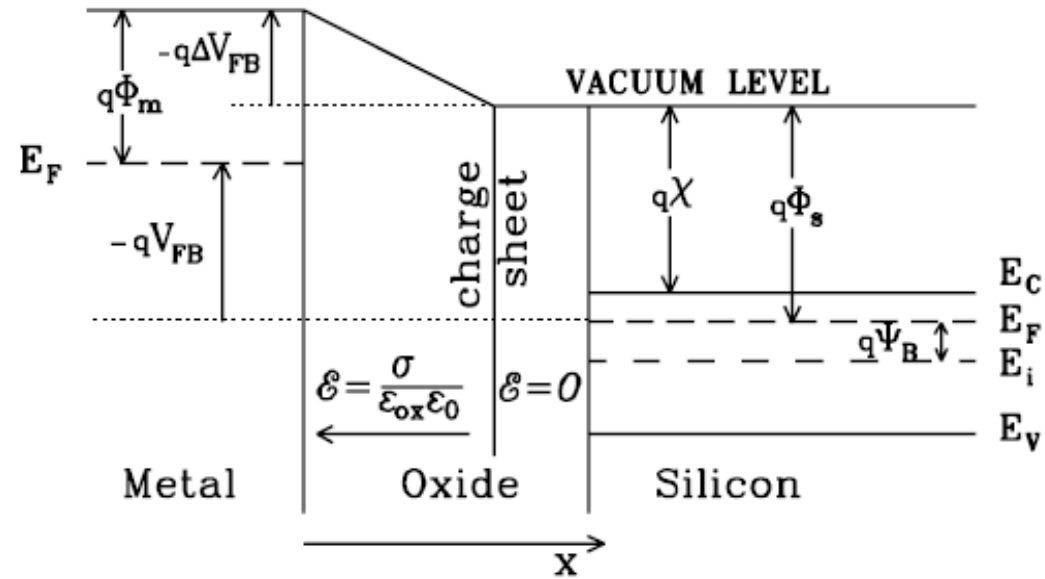
Presenza cariche nel bulk dell'ossido e all'interfaccia s.c. – ossido:

- Bastera' considerare le variazioni al  $V_{FB}$  portate da queste cariche, il resto rimane tale
- Un foglio di cariche  $\sigma$  a distanza  $x$  dal metallo causa la variazione  $\Delta V_{FB} = -\frac{\sigma x}{\epsilon_{ox} \epsilon_0}$   
Sommato all'effetto delle cariche nel bulk dell'ossido otteniamo:

$$\Delta V_{FB} = -\frac{1}{\epsilon_{ox} \epsilon_0} \left[ \sigma_{int} d_{ox} + \int_{x=0}^{d_{ox}} \rho(x) x dx \right] \quad \text{che va a sommarsi alla differenza di funzioni lavoro tra metallo e semiconduttore}$$

## Origine delle cariche nell'ossido

1. Buche intrappolate dai difetti dell'ossido, fisse nello spazio
  - Specialmente all'interfaccia Si-SiO<sub>2</sub> dove le distorsioni al reticolo sono grandi
  - Quando sono molto vicini al Si e ammettono il tunneling possono catturare buche e elettroni
2. Ioni + e – distribuiti nell'ossido che possono muoversi grazie al campo elettrico, in funzione della temperatura



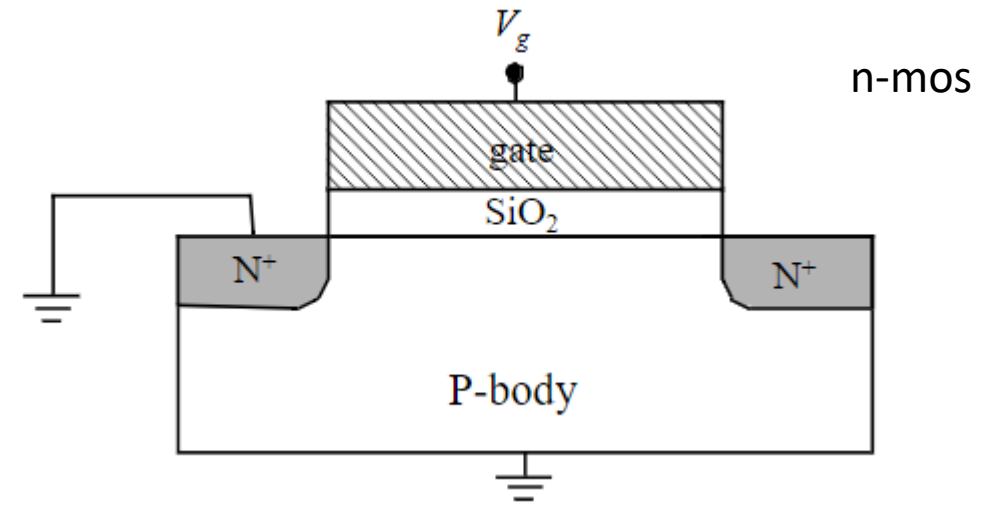
# Conclusioni e applicazione MOS transistor

La superficie del semiconduttore puo' essere:

1. Molto conduttiva e connessa al volume in accumulazione
2. Molto isolante in svuotamento
3. Molto conduttiva e non connessa al volume in inversione

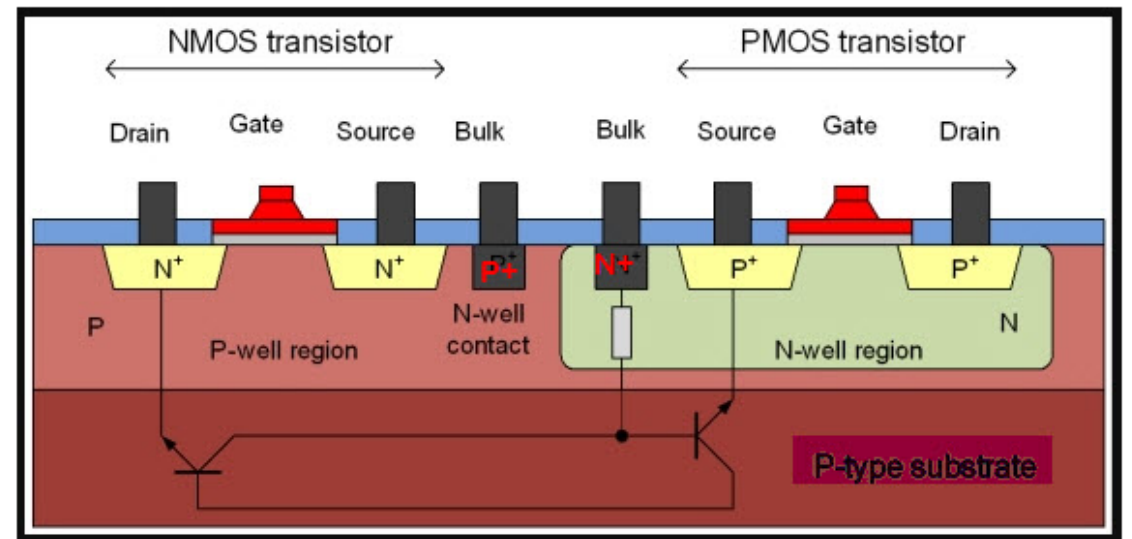
## Transistor MOS

- Posso sfruttare il canale per mettere in comunicazione due impianti di tipo opposto al bulk e controllare il contatto via potenziale applicato al Gate metallico, e ai due impianti (source e drain)



# Complementary MOS: nmos + pmos

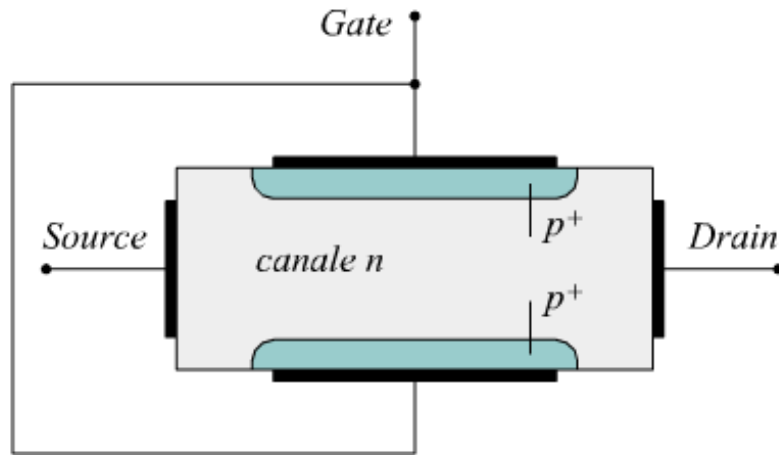
- I due transistor sono associate e controllati dagli stessi potenziali, in modo che quando uno e' OFF l'altro e' ON e viceversa
- Usati per switch logici, invertitori, AND, OR e negazioni
- Consumo corrente limitatissimo, solo durante la fase di switching



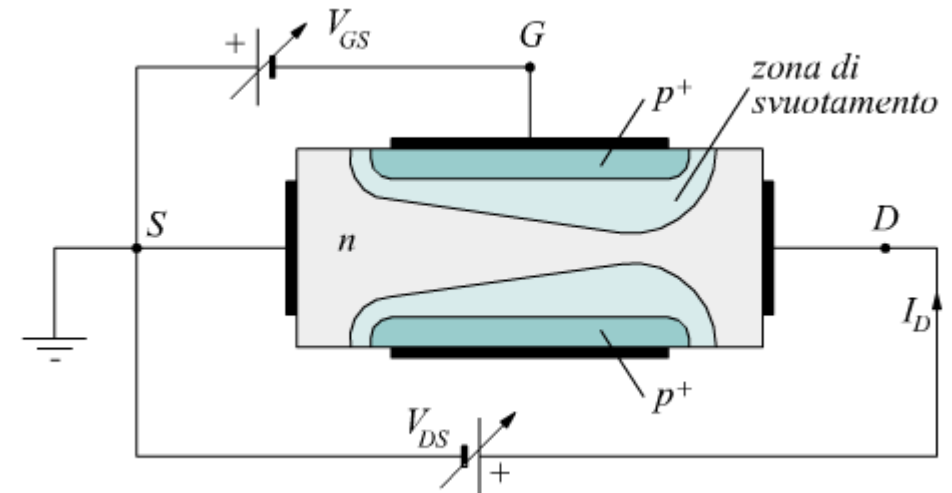
CMOS Transistor

# JFET: Junction Field Effect Transistor

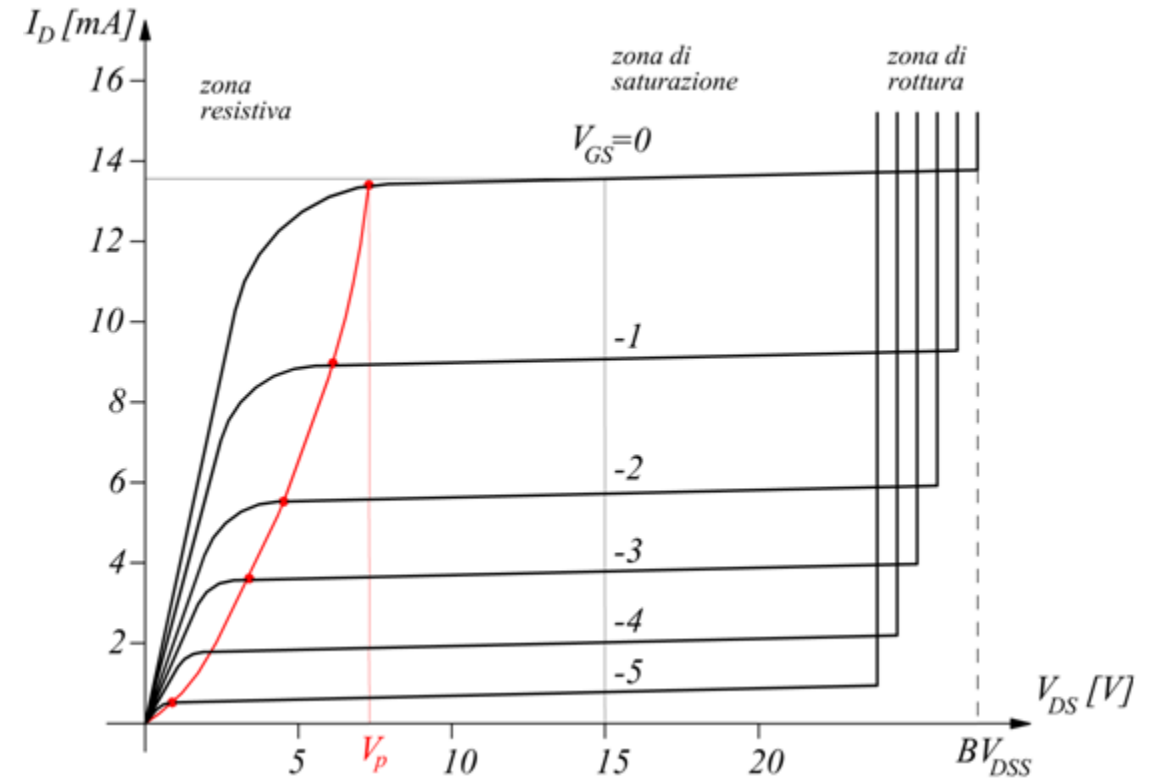
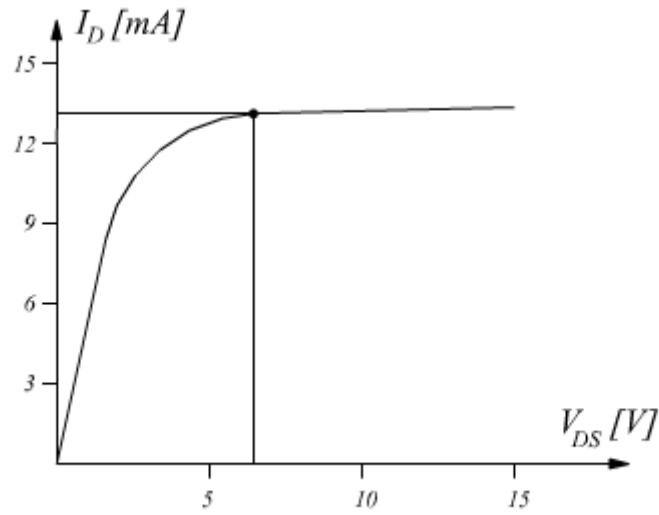
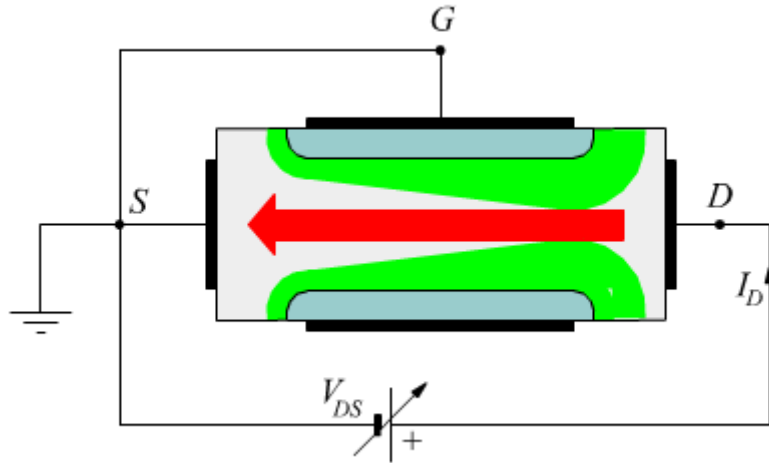
Struttura



Funzionamento normale



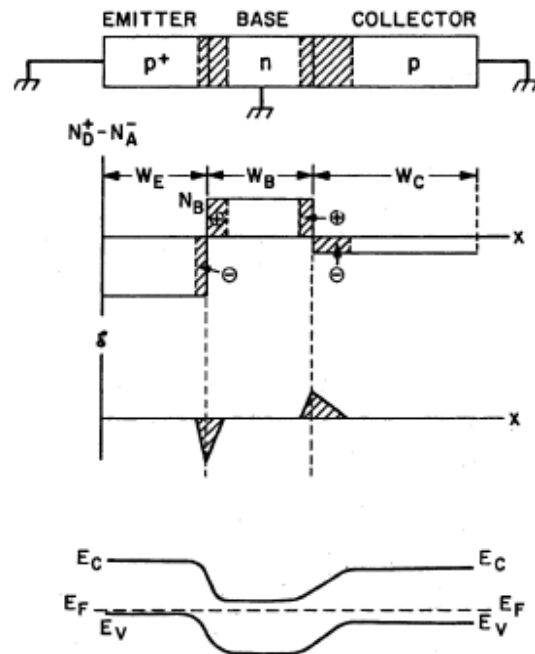
# Svuotamento e corrente in JFET



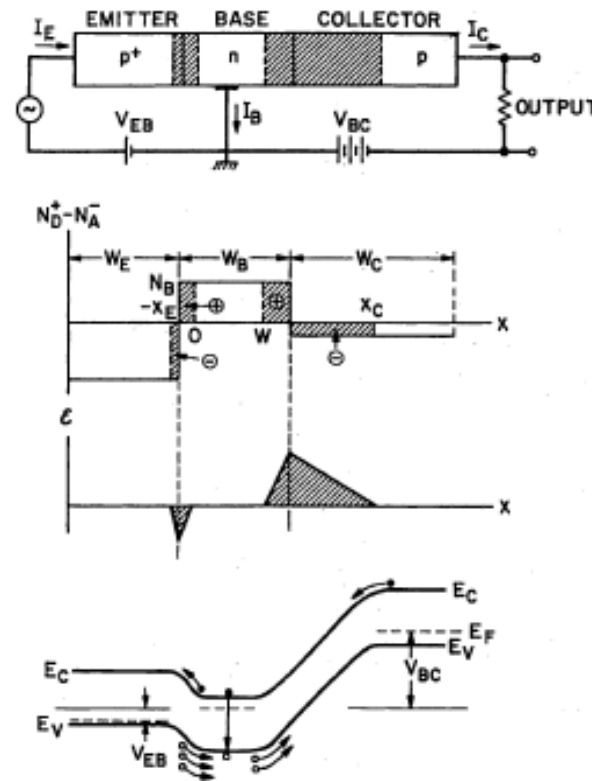
- R aumenta per G negativo (nella zona resistiva)
- Saturazione per Tensione di strozzamento (pinch-off)
- Per G molto negativo, il dispositivo e' OFF (no corrente)

# BJT – Transistor a giunzione bipolari

Equilibrio termico



Modo attivo



- EB in pol. diretta  
Corrente diffusione di lacune EB  
Corrente diffusione di e- BE
- B sottile  
Piccola parte delle lacune si ricombinano  
Le altre diffondono verso spazio carica
- BC in pol. inversa  
Buche guidate dal campo elettrico al C  
Diffusione minoritari e- CB