

# Programmazione e Architetture degli Elaboratori - Soluzioni Foglio 1

Luca Manzoni, Michele Rispoli, Pietro Morichetti

26 Marzo 2021 - Foglio 1 - versione 1.1

## Esercizio 01

Semplificare le seguenti espressioni booleane.

1.  $\neg x \wedge (x \vee y)$  (sol  $\neg x \wedge y$ )
2.  $(\neg x \vee \neg y) \wedge (\neg x \vee y)$  (sol  $\neg x$ )
3.  $(x \wedge 1) \wedge (\neg x \vee y) \vee (y \vee 0)$  (sol  $x \wedge y$ )
4.  $\neg(\neg(x \vee y) \wedge (\neg y \vee z))$  (sol  $(x \wedge y) \wedge (y \wedge \neg z)$ )
5.  $x \wedge y \wedge \neg z \wedge (\neg w \vee w) \vee x \wedge \neg y \wedge \neg z \wedge w \vee x \wedge z \wedge w \wedge (y \vee \neg y)$  (sol  $(x \wedge y) \vee (x \wedge z) \vee (x \wedge w) = x \wedge (y \vee z \vee w)$ )

## Esercizio 02

Disegnare i circuiti logici corrispondenti alle espressioni booleane dell'Esercizio 01. Ricordate che potete usare la versione semplificata delle formule per costruire i circuiti.

## Esercizio 03

Determinare la conversione di un dato valore, da una base di partenza ad una base di arrivo. Tutti i valori in binario sono rappresentabili in 8 bit.

1.  $\langle 1001\ 0010 \rangle_2 = \langle ? \rangle_{10}$  (sol 146)
2.  $\langle 1100\ 1010 \rangle_2 = \langle ? \rangle_{10}$  (sol 106)
3.  $\langle 255 \rangle_{10} = \langle ? \rangle_2$  (sol 1111 1111)
4.  $\langle 111 \rangle_{10} = \langle ? \rangle_2$  (sol 0110 1110)

5.  $\langle 1F \rangle_{16} = \langle ? \rangle_{10}$  (sol 31)
6.  $\langle 92 \rangle_{16} = \langle ? \rangle_{10}$  (sol 146)
7.  $\langle 114 \rangle_{10} = \langle ? \rangle_{16}$  (sol 72)
8.  $\langle 200 \rangle_{10} = \langle ? \rangle_{16}$  (sol C8)
9.  $\langle 0011\ 1100 \rangle_2 = \langle ? \rangle_{16}$  (sol 3C)
10.  $\langle 0101\ 1110 \rangle_2 = \langle ? \rangle_{16}$  (sol 5E)
11.  $\langle BC \rangle_{16} = \langle ? \rangle_2$  (sol 1011 1100)
12.  $\langle 42 \rangle_{16} = \langle ? \rangle_2$  (sol 0100 0010)

### Esercizio 04

Calcolare il risultato (in binario) delle seguenti operazioni binarie.

1.  $0001\ 1110 + 1001\ 0100$  (sol 1011 1010)
2.  $1001\ 0001 + 0100\ 1101$  (sol 1101 1110)
3.  $1100\ 0011 - 1001\ 1010$  (sol 0010 1001)
4.  $1111\ 1011 - 0010\ 0001$  (sol 1101 1010)

### Esercizio 05

Determinare la tabella di verità del seguente circuito logico 1. Cosa rappresenta il circuito proposto?

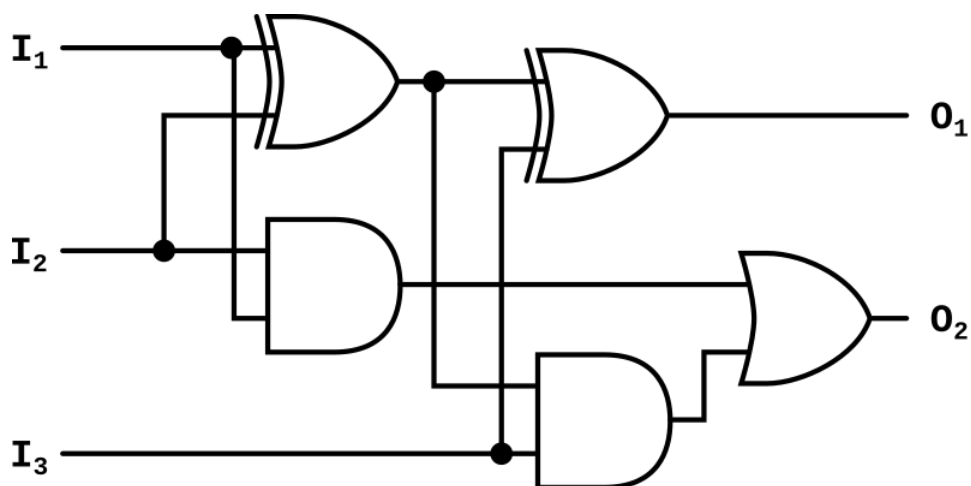


Figure 1: rete logica

$I_1$	$I_2$	$I_3$	$O_1$	$O_2$
0	0	0	0	0
1	0	0	1	0
0	1	0	1	0
0	0	1	1	0
0	1	1	0	1
1	0	1	0	1
1	1	0	0	1
1	1	1	1	1

(sol it's the full adder!)

### Esercizio 06

Disegnare il diagramma di un decoder a 3 bit e determinare la sua tabella di verità. Qual'è la rappresentazione one-hot della stringa binaria 110 calcolata dal decoder?

(Sol L'input 110 corrisponde al 6, dunque l'output del decoder sarà il numero a 8-bit in cui solo il sesto bit è 1, ovvero 0010 0000.)

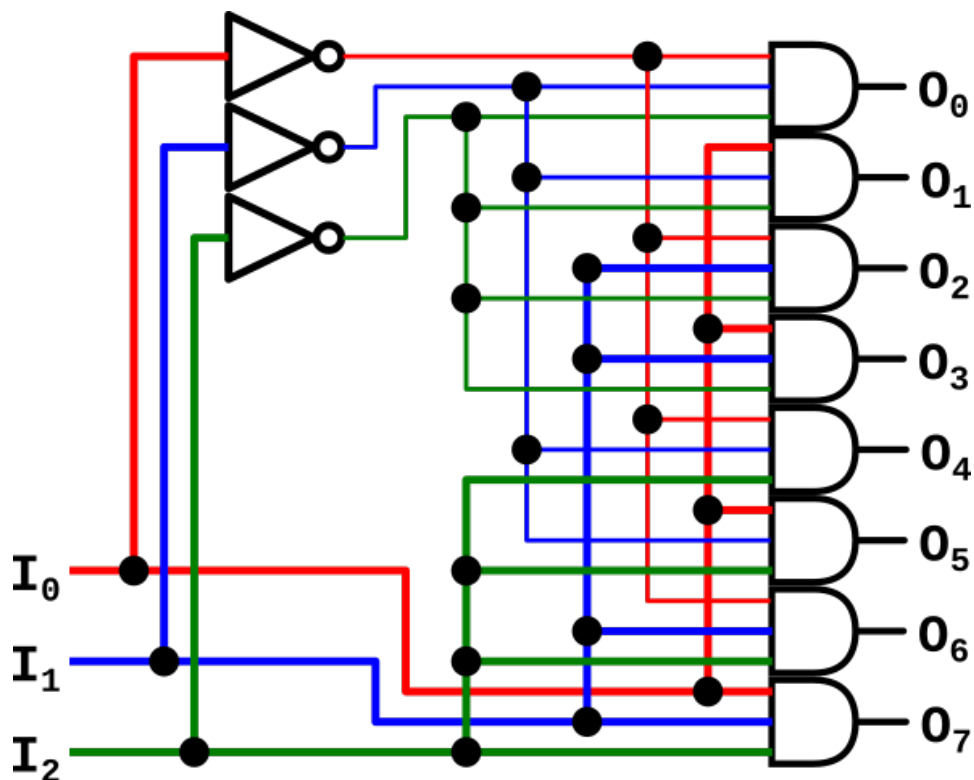


Figure 2: rete logica esercizio 06

$I_0$	$I_1$	$I_2$	$O_7, \dots, O_0$
0	0	0	0000 0001
1	0	0	0000 0010
0	1	0	0000 0100
1	1	0	0000 1000
0	0	1	0001 0000
1	0	1	0010 0000
0	1	1	0100 0000
1	1	1	1000 0000

Table 1: Tabella di verità es 6

### Esercizio 07

Dato il diagramma in figura 3

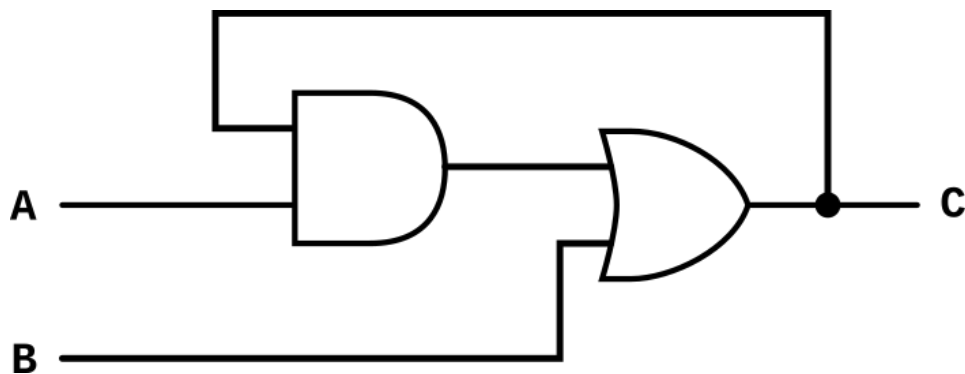


Figure 3: rete logica

Determinare quali possibili configurazioni dei canali binari A,B e C sono ammissibili (i.e., quali configurazioni possono effettivamente verificarsi). (Soluzione: tutte le configurazioni tranne 001, 010 e 110. Il diagramma è quello del latch SR a meno del NOT di reset)

## Esercizio 08

Data la seguente tabella di verità 2, disegnare un possibile circuito logico associato.

$A$	$B$	$C$
0	0	0
0	1	0
1	0	1
1	1	0

Table 2: Tabella di verità

(Soluzione) La tabella corrisponde alla proposizione  $A \wedge \neg B$ , il cui diagramma è

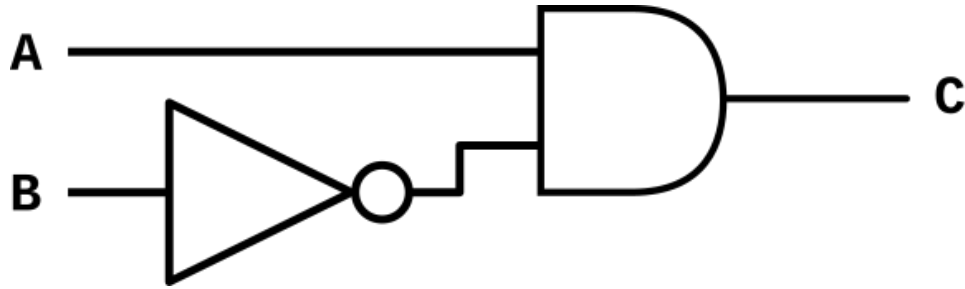


Figure 4: rete logica esercizio 08