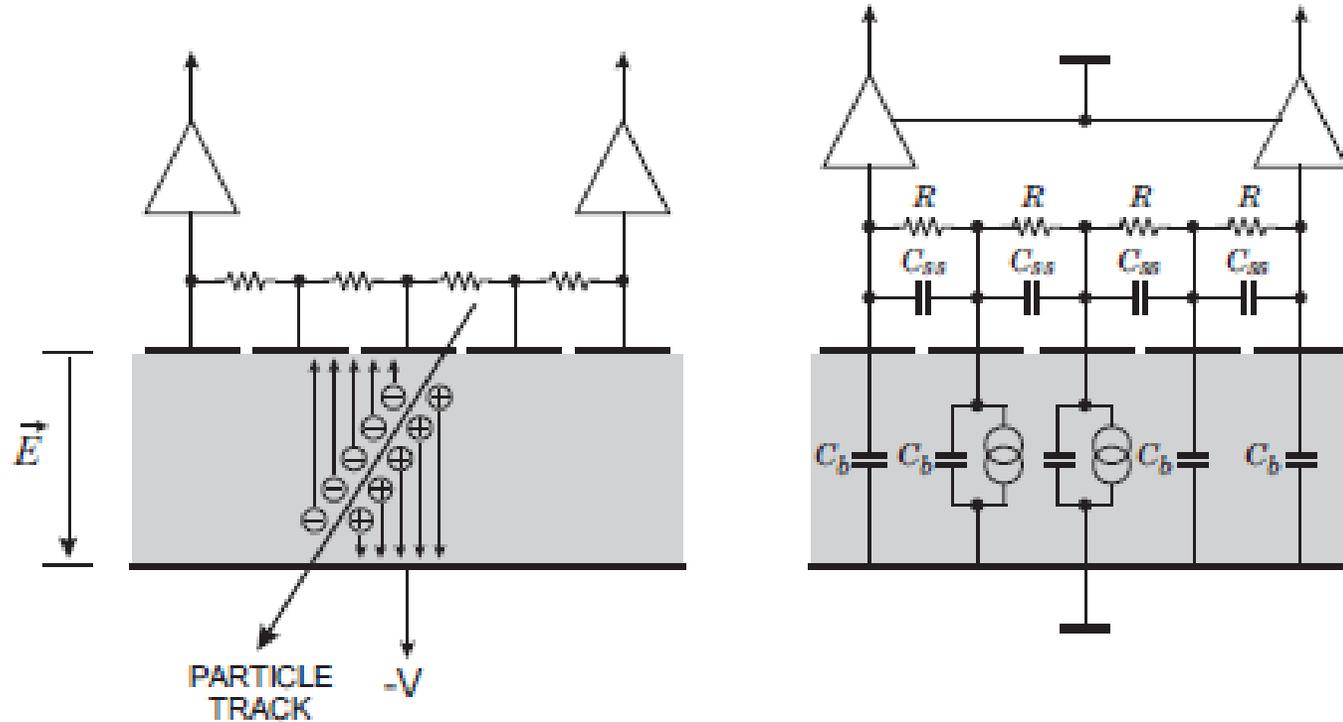


Rivelatori e Apparati

Slides_4 – Microstrisce di silicio

Schematizzazione circuito microstrisce

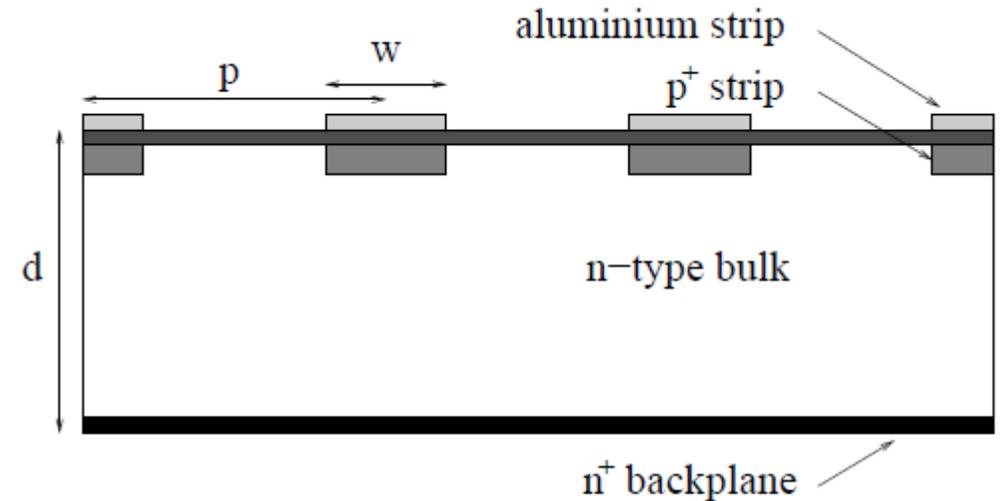


Divisione resistiva della carica

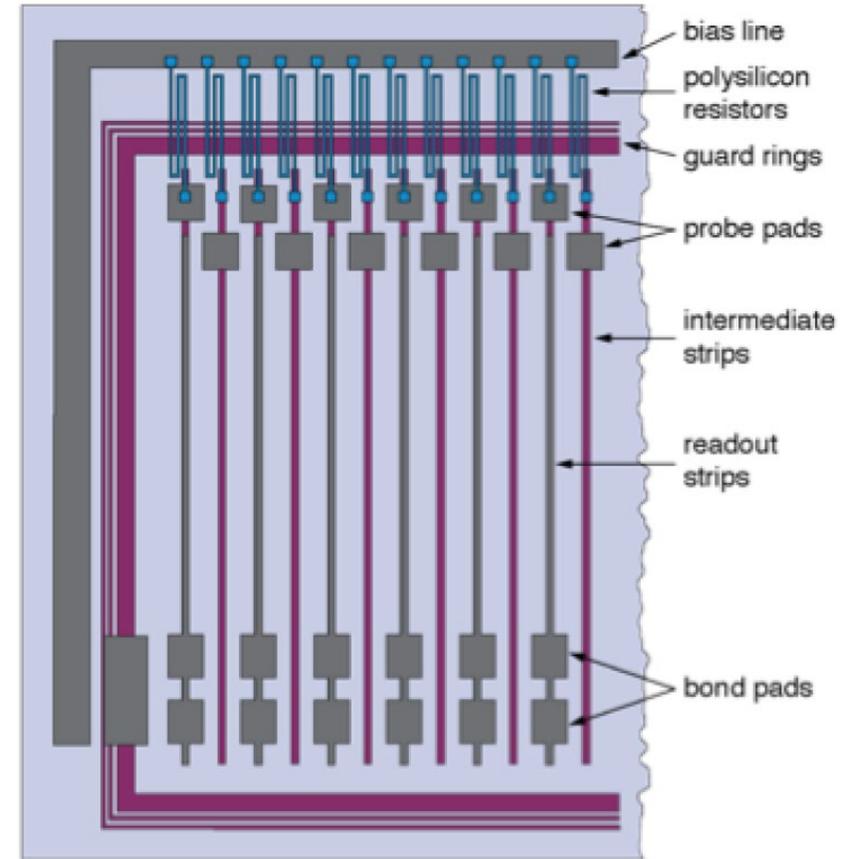
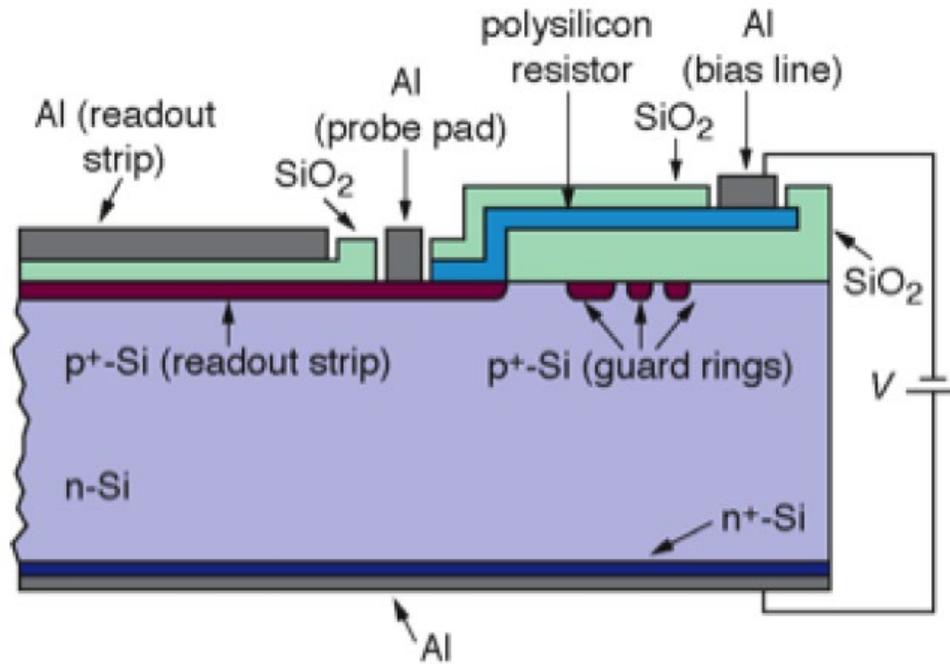
Divisione capacitiva della carica

Parametri geometrici microstrisce

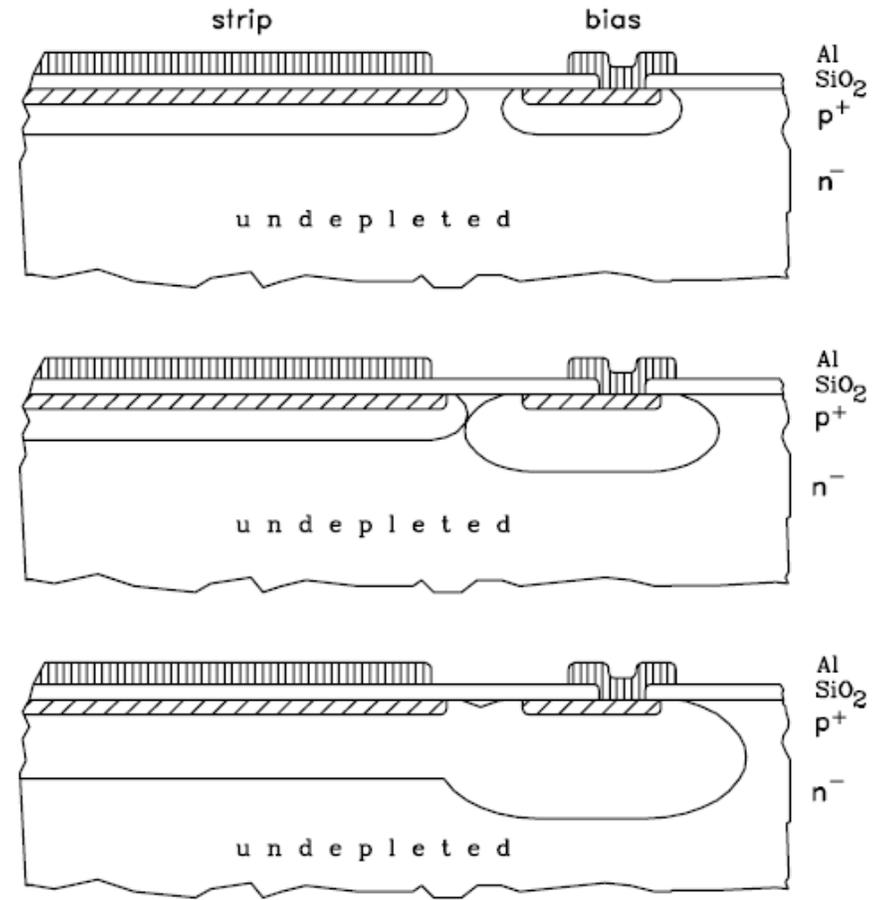
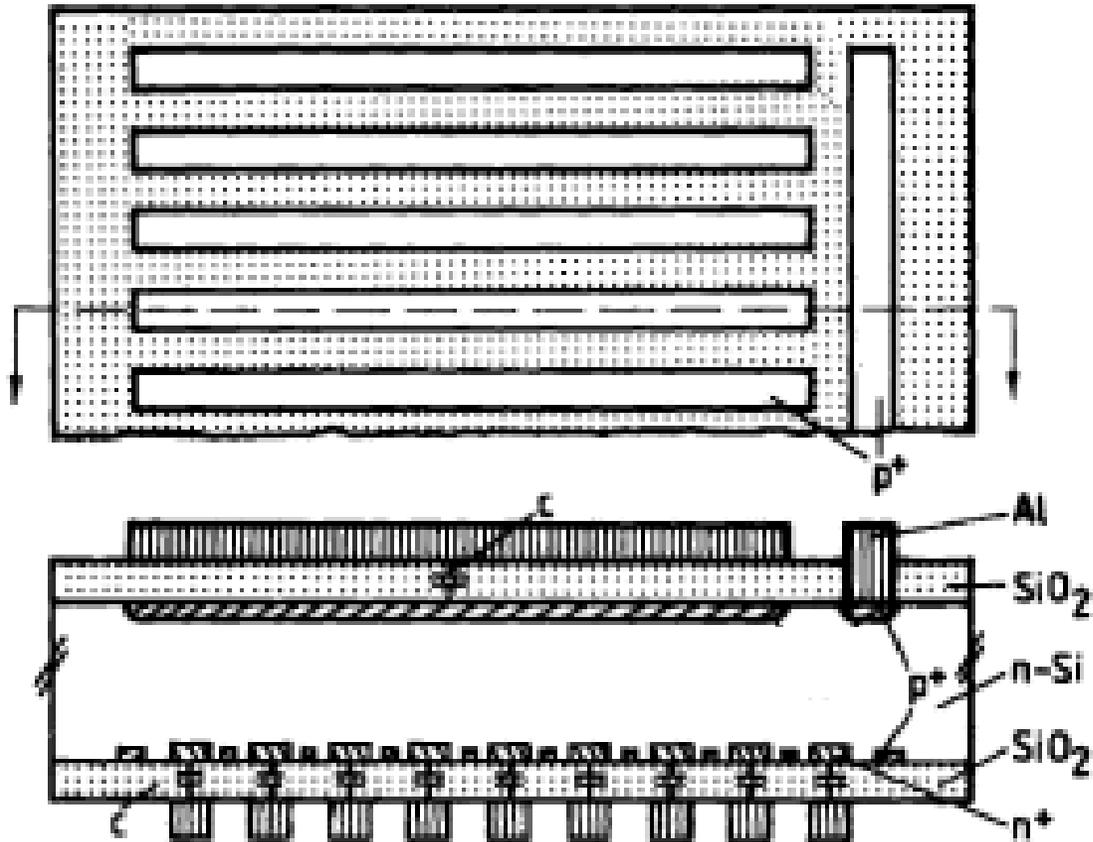
- Il rapporto w/p modifica le caratteristiche classiche della giunzione pn nella forma a strip:
 - Aumenta la tensione di svuotamento completo
 - Diminuisce la capacita' di diodo



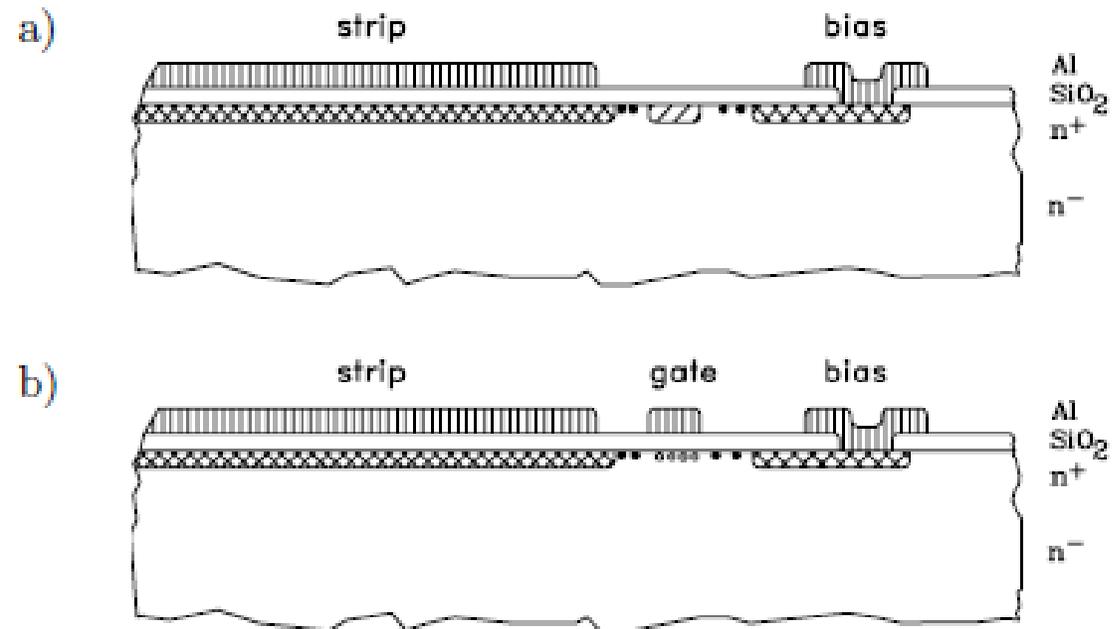
BIAS con polisilicio



BIAS via punch-through



Isolamento strip n+ in n: p-stop o "MOS"



Segmentazione del secondo lato – caso N^+ in bulk N

accumulazione: a causa della presenza di buche nell'ossido, gli elettroni si accumulano all'interfaccia bulk-ossido (invece di essere raccolti dalle strisce N^+) mettendo in corto le strip.

Soluzioni:

b) **Impianto di compensazione** (strato p) sotto l'ossido in modo da rimuovere gli elettroni.

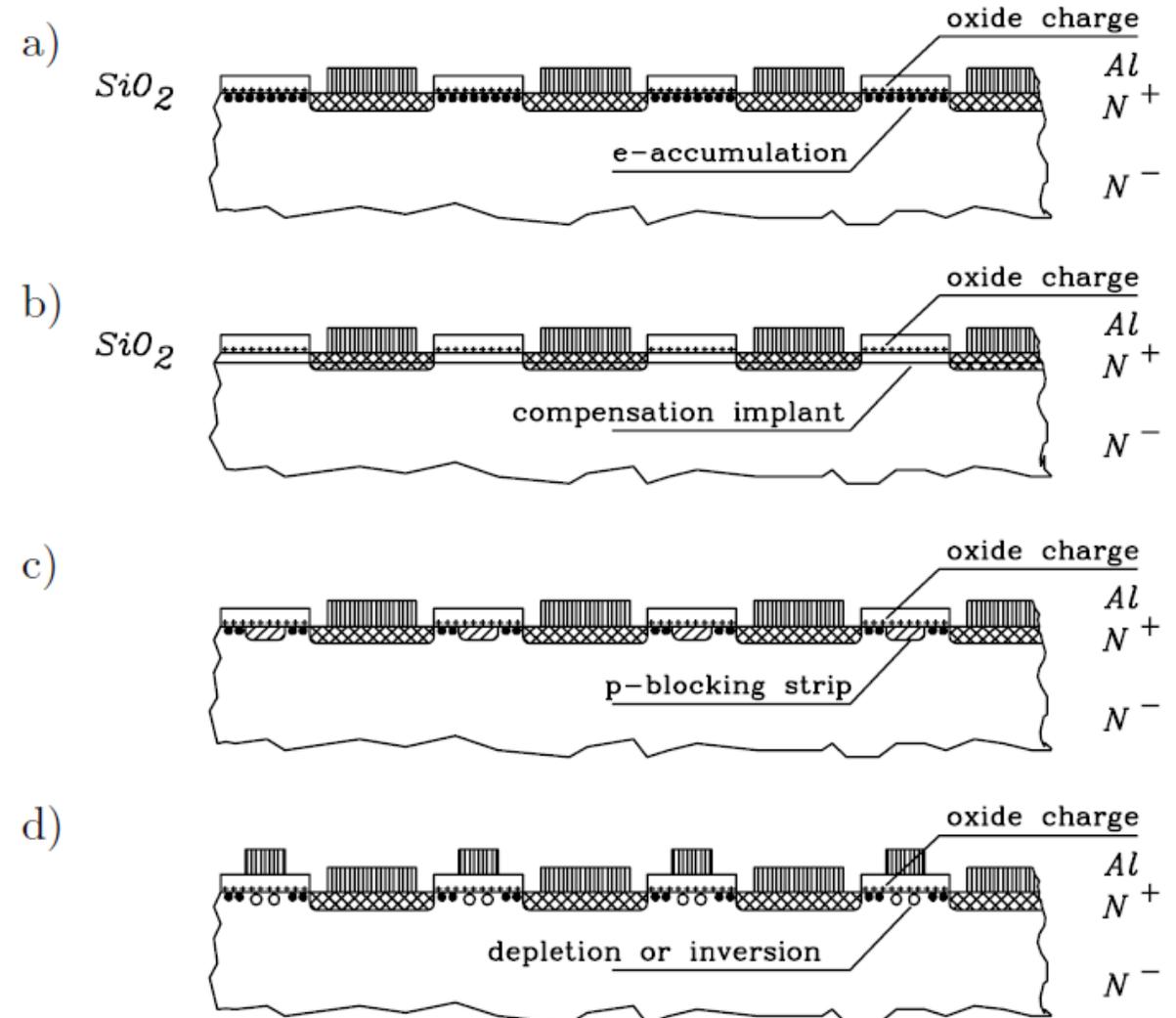
Difficile applicazione:

- basse concentrazioni mettono in corto facilmente N^+
- alte concentrazioni creano grandi campi e correnti

c) Strisce bloccanti **p-stops** tra gli impianti N^+ così da interrompere lo strato di accumulazione

d) Una struttura a potenziale variabile connessa all'ossido in modo da controllare l'isolamento

*Caso bulk P: **inversione** invece di accumulazione*



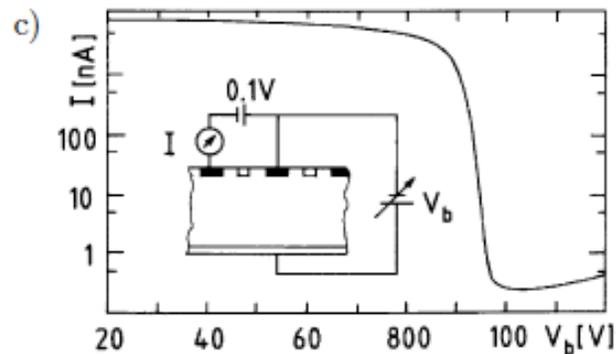
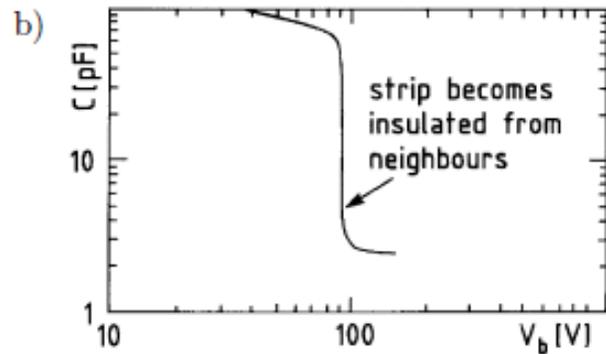
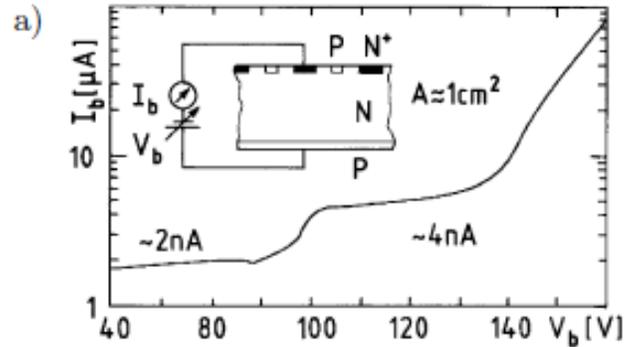
Misure su lato segmentato

Solo un impianto N^+ collegato all'alimentazione e in lettura:

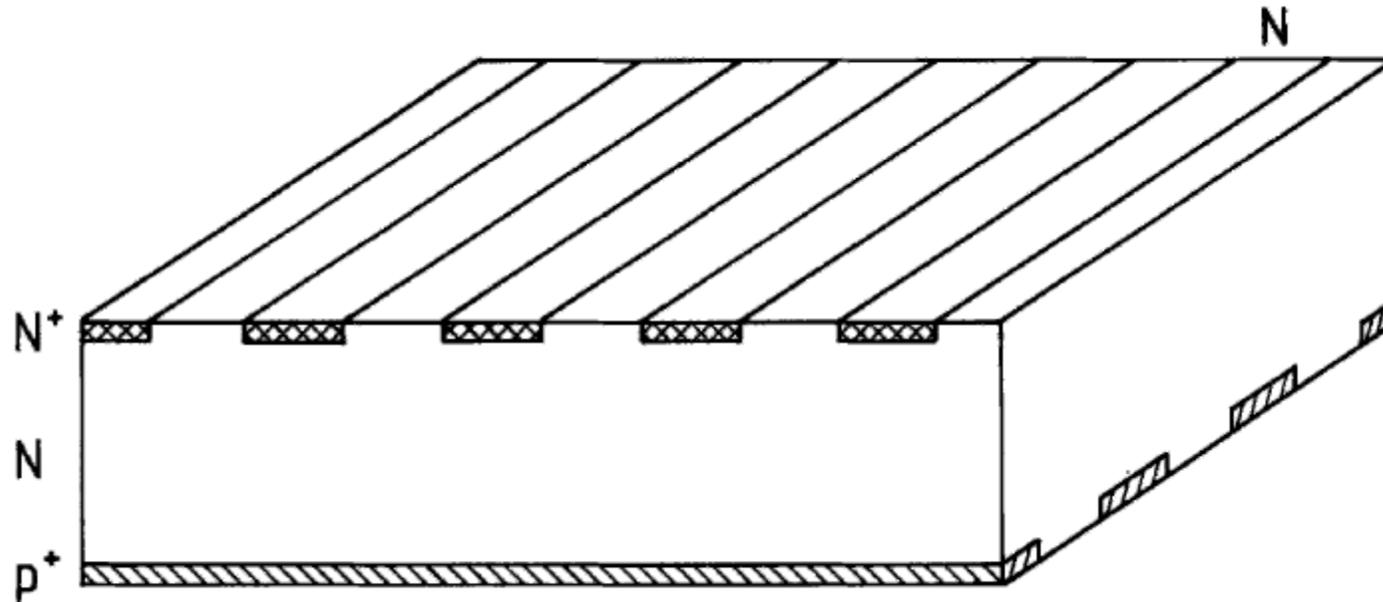
- a) Corrente di bias in funzione della tensione di bias
- b) Capacita' verso il lato opposto in funzione della tensione di bias

L'improvvisa caduta nella misura di capacita' indica l'isolamento tra le strip successive, con un condensatore di grande area (1cm^2) che si trasforma in diodi successivi di piccola area (lunghezza x larghezza strip). La tensione per la quale decresce la capacita' e' la tensione di svuotamento

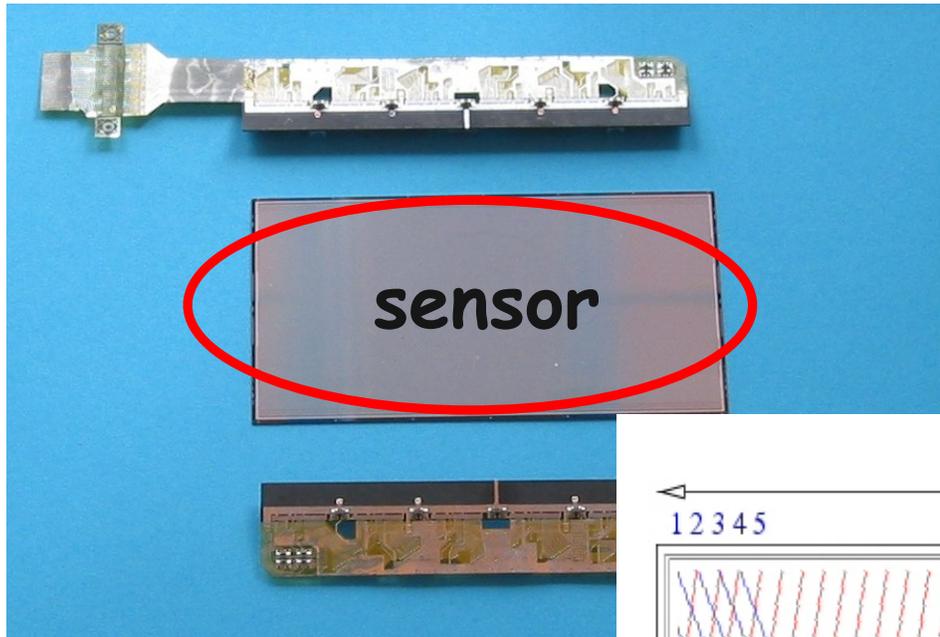
- c) Corrente che fluisce tra due strip vicine. La variazione di resistenza interstrip conferma l'isolamento avvenuto



Microstrisce a doppia faccia (angolo retto)



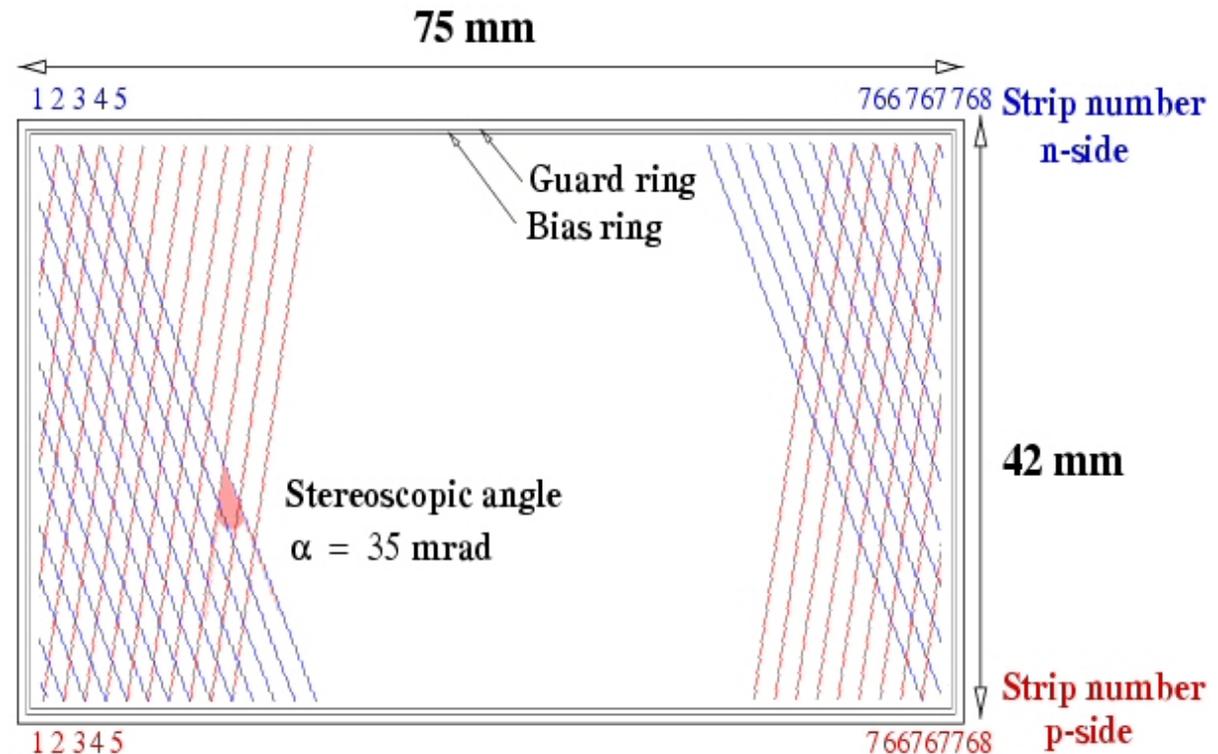
ALICE Silicon Strip Detector



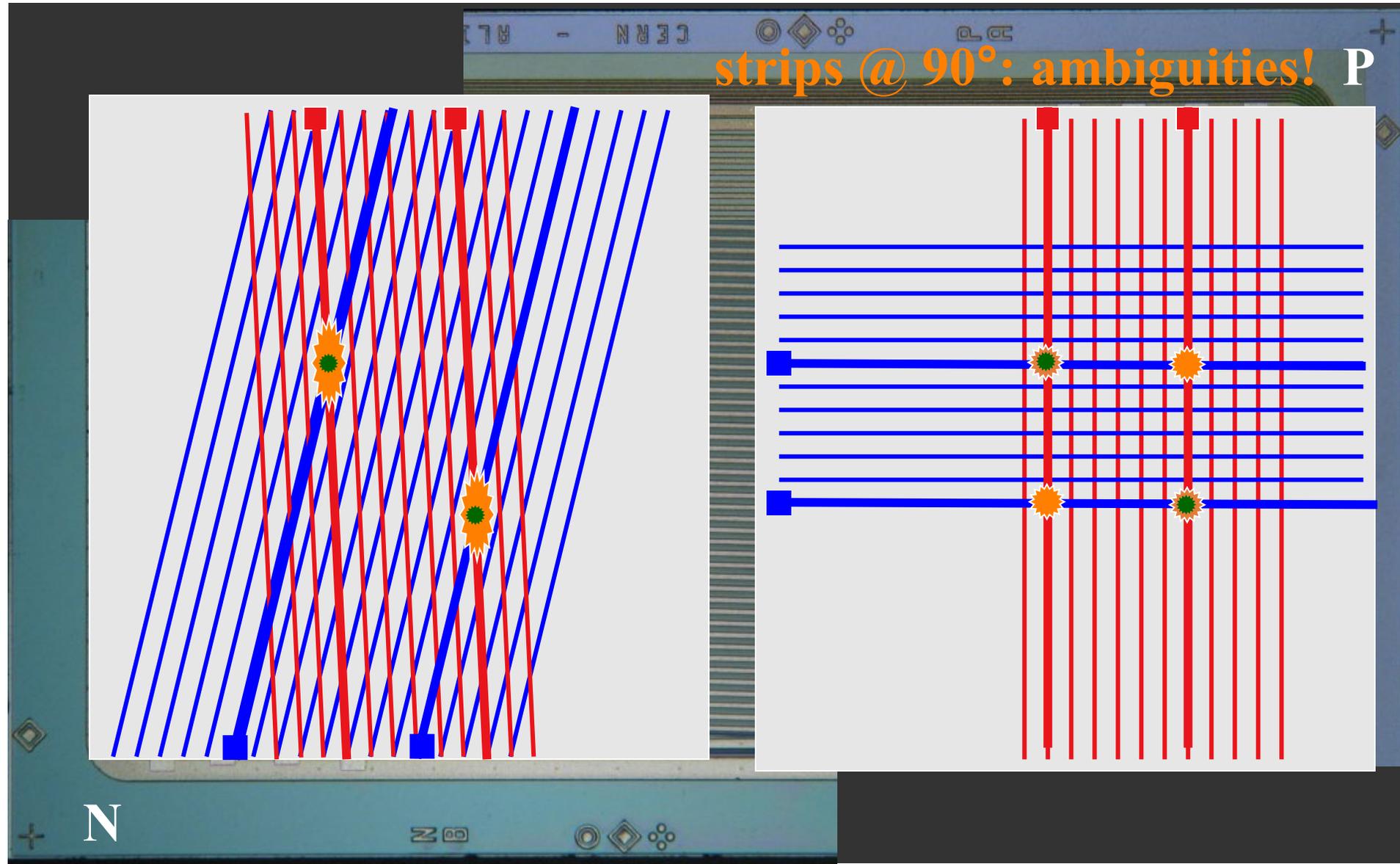
SENSOR: double-sided silicon microstrip,

- 768 strips per side, 96 μm pitch,
- small stereo angle (35mrad)
- 300 μm thick
- integrated AC decoupling

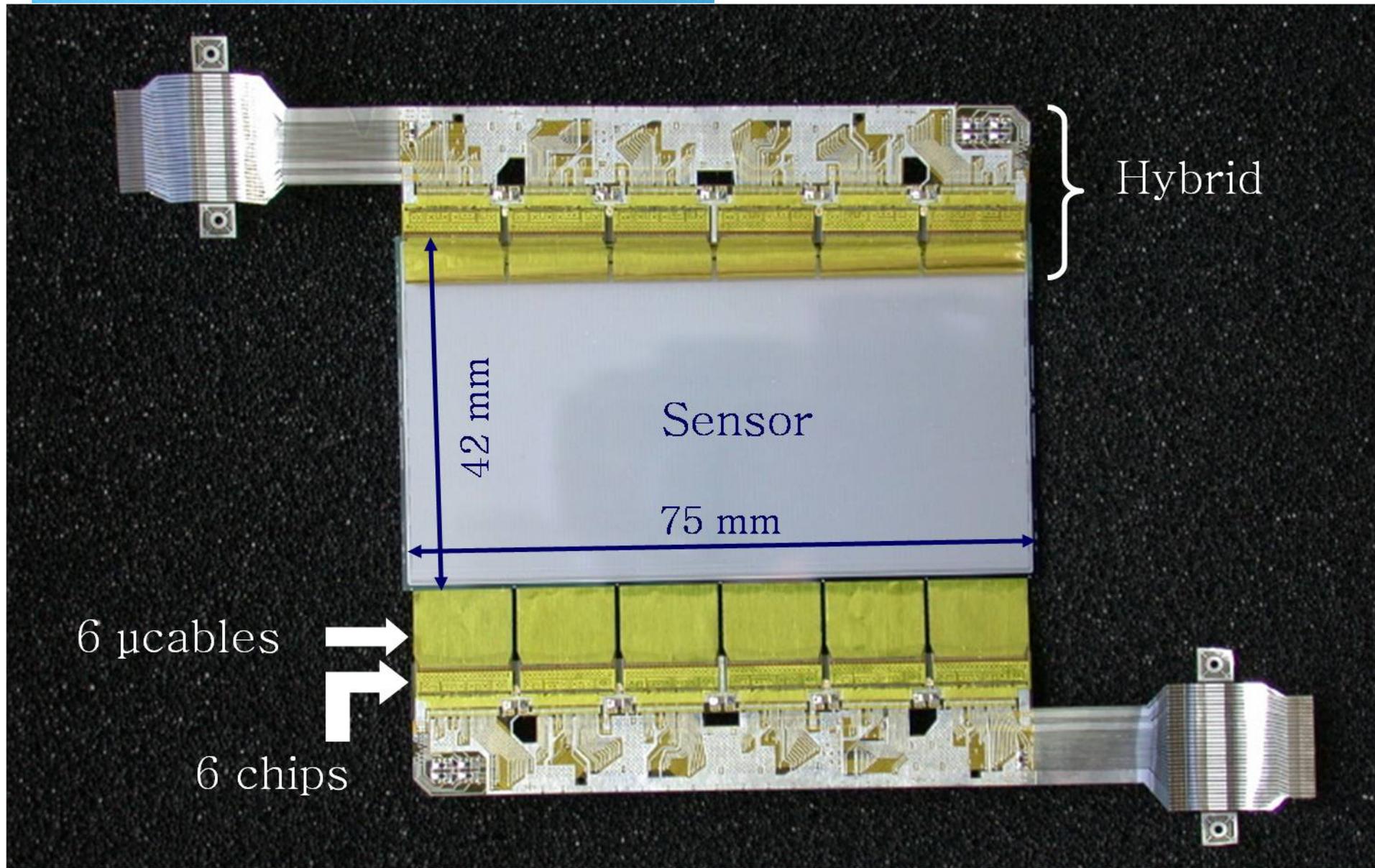
Small stereo angle
to minimize the
ambiguities in presence
of high multiplicity



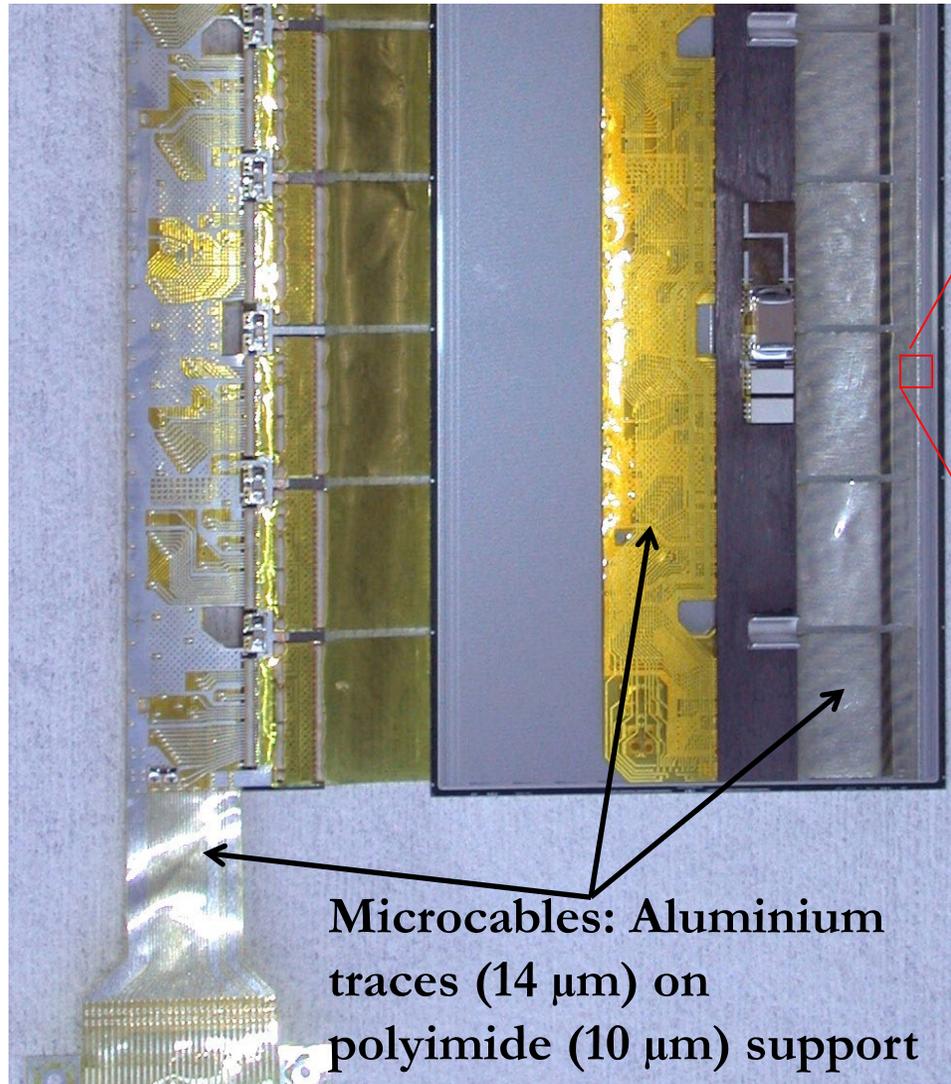
Piccolo angolo stereo e ambiguita'



Il modulo

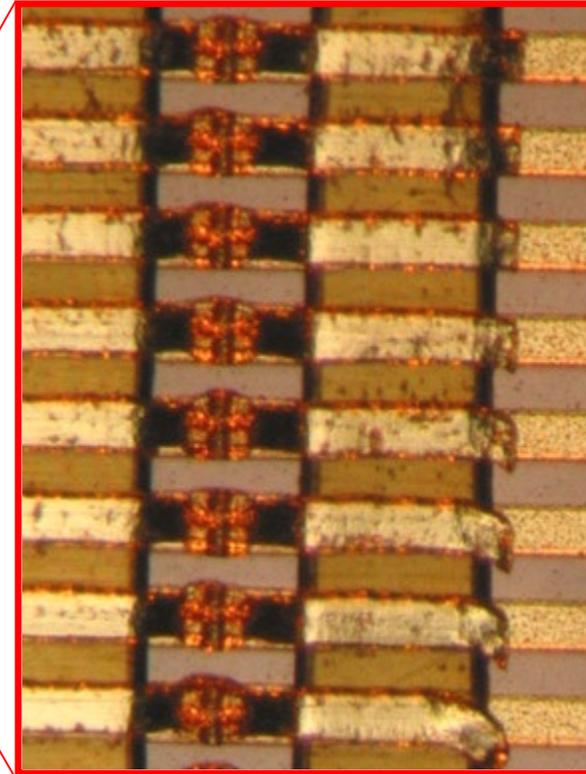


Interconnessioni sensore-elettronica



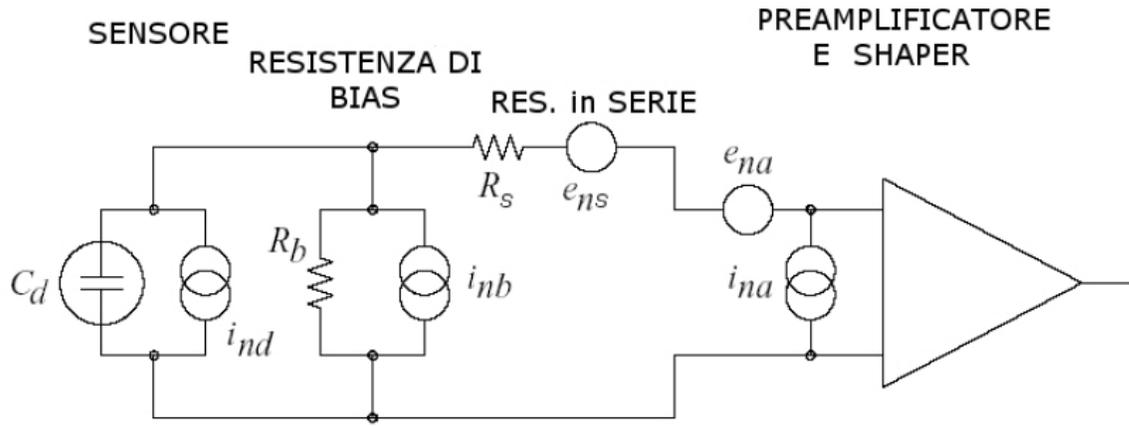
Microcables: Aluminium traces (14 μm) on polyimide (10 μm) support

Designed to minimize material budget
(important for low momentum particles)



- single-point TAB-technology:
 - ✓ no intermediate pitch-adapters (lower mass and radiation length)
 - ✓ “simple” to assemble & reliable (despite double sided sensors)

Schematizzazione e misura dei contributi al rumore nel front-end chip SSD



1) capacita' di carico e parassita (n. misurato)

$$ENC = 211 + 18 \text{ e-/pF}$$

$$ENC \simeq 391 \text{ e}^-$$

$C_{is \text{ prime vicine}}$	$\sim 3 \text{ pF}$
$C_{is \text{ seconde vicine}}$	$\sim 0.5 \text{ pF}$
C_{bck}	$\sim 1.32 \text{ pF}$
C_{tot}	$\sim 8 \text{ pF}$
C_{AC}	$\sim 300 \text{ pF}$
$\frac{C_{AC}}{C_{tot}}$	$\gtrsim 35$

2) Resistenze parallele (bias 100MΩ e di feedback 10MΩ)

$$ENC_{R_{par}} = \frac{e}{q} \sqrt{\frac{t_{sh} kT}{2R_{par}}} \quad \frac{1}{R_{par}} = \frac{1}{R_b} + \frac{1}{R_{fb}} \quad ENC_{R_{par}} \simeq \frac{915}{\sqrt{R_{par} [\text{M}\Omega]}} \simeq 305 \text{ e}^-$$

3) Rumore termico da R in serie (50 Ω)

$$ENC_{R_{ser}} \simeq 41 \text{ e}^-$$

4) Shot noise da corrente di leakage (1 nA)

$$ENC_{leak} = \frac{e}{q} \sqrt{\frac{q I_{leak} t_{sh}}{4}} \simeq 129 \cdot \sqrt{I_{leak} [\text{nA}]} \simeq 129 \text{ e}^-$$

3) Rumore totale:

$$ENC_{tot} = \sqrt{ENC_{cap}^2 + ENC_{R_{par}}^2 + ENC_{R_{ser}}^2 + ENC_{leak}^2} \simeq 514 \text{ e}^-$$

Campo di deriva in silicon strip detector parzialmente svuotato (simulazione)

