Tutorato di Informatica - Foglio 3

11 Aprile 2025

Riscaldamento

Riordina e completa la tabella:

Operazione	Not. Algebrica	Not. Logica	Circuito	Not. Insiemistica
AND		$\dot{\vee}$		A^c
		$\wedge$		$\cap$
NOT	$+$			
XOR		$\neg$		Δ

Esercizio 1

Semplificare le seguenti espressioni booleane.

1. $\overline{X}(X + Y)$
2. $(\neg x \vee \neg y) \wedge (\neg x \vee y)$
3. $(x \cdot 1)(\overline{x} + y) + (y + 0)$
4. $\neg(\neg(A \vee B) \wedge (\neg B \vee C))$
5. $AB\overline{C}D + A\overline{B}\overline{C}D + \overline{A}BCD + A\overline{B}CD + \overline{A}BC\overline{D}$

Esercizio 2

Disegnare i circuiti logici corrispondenti alle espressioni booleane dell'Esercizio 01. Ricordate che potete usare la versione semplificata delle formule per costruire i circuiti.

Esercizio 3

Dato il diagramma in figura 1

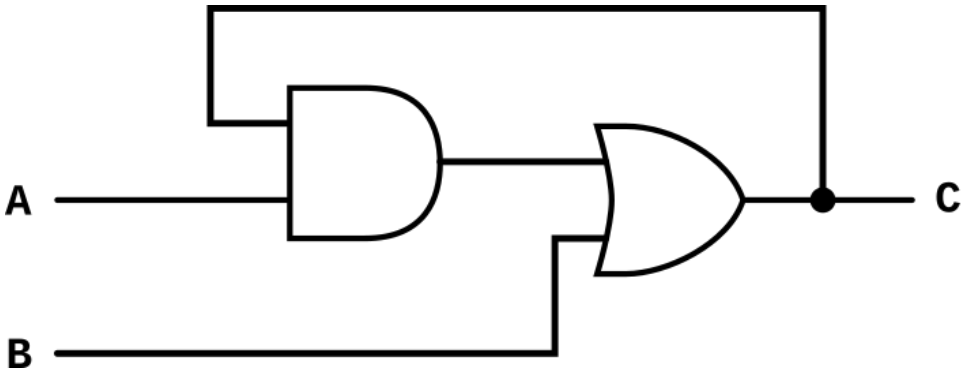
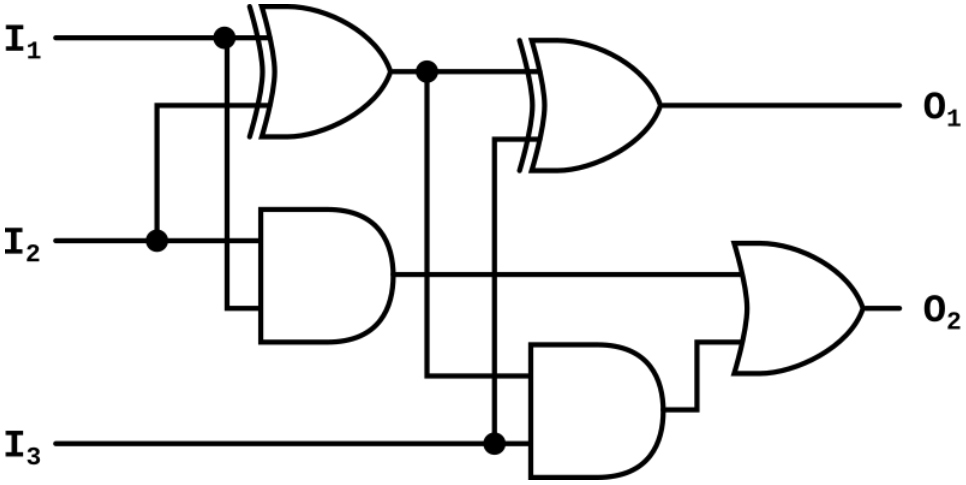


Figure 1: rete logica

Determinare quali possibili configurazioni dei canali binari A,B e C sono ammissibili (i.e., quali configurazioni possono effettivamente verificarsi).

Esercizio 4

Determinare la tabella di verità del seguente circuito logico. Cosa rappresenta il circuito proposto?



Esercizio 5

Disegnare il diagramma di un decoder a 3 bit e determinare la sua tabella di verità. Qual è la rappresentazione "one-hot" della stringa binaria 110

calcolata dal decoder?

Esercizio 6

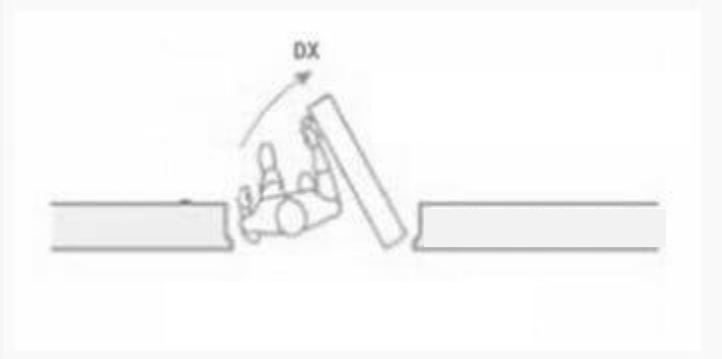
Disegnare un circuito con 3 input (A, B, C) e due output (O_1, O_2) che realizza la seguente tabella di verità:

A	B	C	O_1	O_2
0	0	0	1	0
1	0	0	0	0
0	1	0	0	0
0	0	1	1	0
0	1	1	1	1
1	0	1	0	0
1	1	0	1	1
1	1	1	0	1

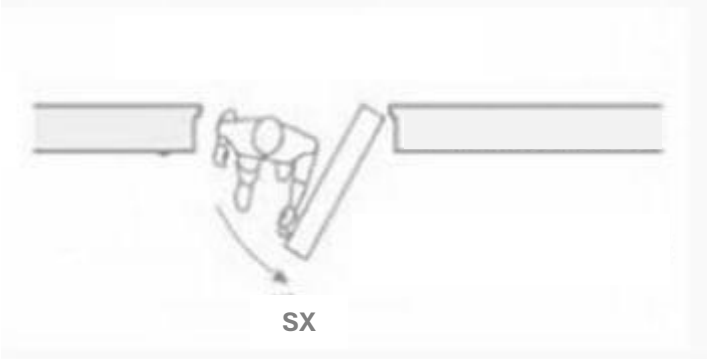
Esercizio 7

Dato la seguente rappresentazione del comportamento di una porta, disegnare il corrispondente grafo della FSM e darne una descrizione in termini di stato, input e funzione next state.

A

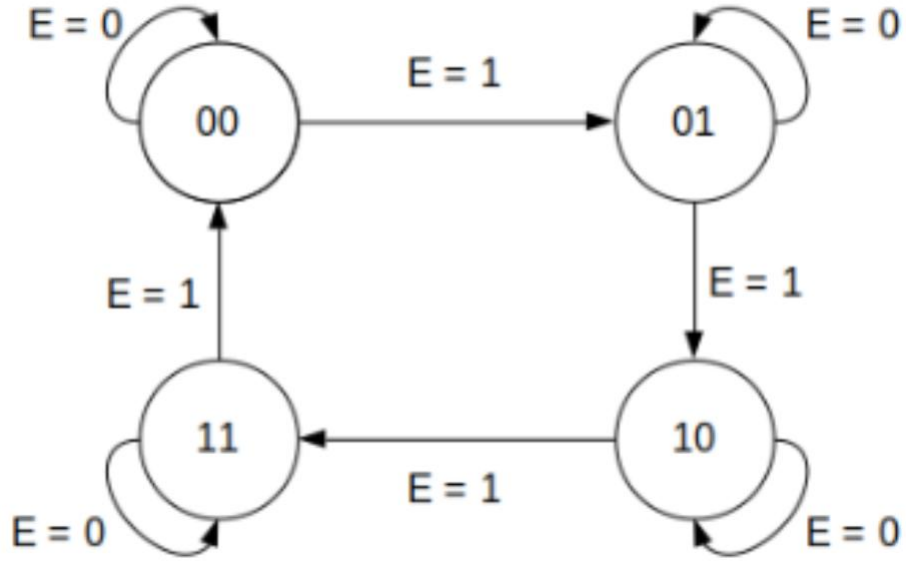


B



Esercizio 8

Vogliamo realizzare un circuito che realizzi il comportamento di un contatore di numeri interi da 0 a 3 generando un output a due bit (q0q1) che incrementi il suo valore solo quando il segnale di Enable in input è attivo. La FSM di tale dispositivo può essere così rappresentata:



Nota: gli stati sono espressi con una coppia di bit q0q1 (in quest'ordine)

Scrivere la tabella di verità per l'aggiornamento dello stato (next state), scriverne la funzione logica e poi verificare se è coerente con il circuito allegato (da guardare solo a fine esercizio).